

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60300-3-7

Première édition
First edition
1999-05

Gestion de la sûreté de fonctionnement –

**Partie 3-7:
Guide d'application –
Déverminage sous contraintes du matériel
électronique**

Dependability management –

**Part 3-7:
Application guide –
Reliability stress screening of
electronic hardware**

© IEC 1999 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

e-mail: inmail@iec.ch

3, rue de Varembe Geneva, Switzerland
IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

V

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

	Pages
AVANT-PROPOS	4
INTRODUCTION	6
Articles	
1 Domaine d'application	8
2 Références normatives.....	8
3 Définitions.....	10
4 Acronymes.....	14
5 Considérations générales relatives à un programme de déverminage sous contraintes.....	16
6 Informations générales relatives au processus de déverminage.....	16
7 Analyse des avantages du processus de déverminage.....	18
8 Caractéristiques d'un programme de déverminage réussi.....	18
9 Types de déverminage.....	20
10 Niveaux de déverminage.....	24
11 Intensité de déverminage.....	26
12 Sélection du déverminage.....	26
13 Défectuosités détectées par un processus de déverminage.....	26
14 Processus de déverminage présérie.....	28
15 Planification, réalisation et suppression d'un processus de déverminage.....	28
15.1 Généralités.....	28
15.2 Etape 1 – Identification des objectifs et des buts.....	28
15.3 Etape 2 – Conception et application du processus de déverminage.....	32
15.4 Etape 3 – Analyse coûts/bénéfices.....	40
15.5 Etape 4 – Préparation d'un plan de déverminage.....	44
15.6 Etape 5 – Collecte, analyse des données de déverminage et actions correctives.....	46
Figures	
1 Niveaux auxquels un déverminage de fiabilité sous contrainte peut être réalisé.....	22
2 Déverminage sous contraintes d'entités réparables.....	42
3 Organigramme de contrôle d'un processus de déverminage.....	48
A.1 Niveau choisi pour le processus de déverminage.....	60
Tableau A.1– Rapport entre la sensibilité des défectuosités et les contraintes.....	62
Annexe A (informative) Déverminage d'entités réparables fabriquées en lots.....	54
Annexe B (informative) Déverminage de composants électroniques.....	64

CONTENTS

	Page
FOREWORD	5
INTRODUCTION	7
Clause	
1 Scope	9
2 Normative references	9
3 Definitions	11
4 Acronyms	15
5 General considerations for a reliability stress screening programme	17
6 General information about the reliability stress screening process	17
7 Analysis of the benefits of the reliability stress screening process	19
8 Characteristics of a successful reliability stress screening programme	19
9 Screening types	21
10 Screening levels	25
11 Screening strength	27
12 Selection of screens	27
13 Flaws detected by a reliability stress screening process	27
14 Pre-production screening process	29
15 Planning, performing and eliminating a reliability stress screening process	29
15.1 General	29
15.2 Step 1 – Identification of objectives and goals	29
15.3 Step 2 – Screening process design and application	33
15.4 Step 3 – Cost-benefit analysis	41
15.5 Step 4 – Preparation of a screening plan	45
15.6 Step 5 – Screening process data collection, analysis and corrective actions	47
Figures	
1 Levels where reliability stress screening can be performed	23
2 Reliability stress screening of repairable items	43
3 Flow chart for control of a reliability stress screening process	49
A.1 Level chosen for the RSS process	61
Table A.1 – Relation between the sensitivity of flaws and stresses	63
Annex A (informative) RSS of repairable items produced in lots	55
Annex B (informative) RSS of electronic components	65

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

GESTION DE LA SÛRETÉ DE FONCTIONNEMENT –

Partie 3-7: Guide d'application – Déverminage sous contraintes du matériel électronique

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 60300-3-7 a été établie par le comité d'études 56 de la CEI: Sûreté de fonctionnement.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
56/654/FDIS	56/660/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Les annexes A et B sont données uniquement à titre d'information.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

DEPENDABILITY MANAGEMENT –

Part 3-7: Application guide – Reliability stress screening of electronic hardware

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60300-3-7 has been prepared by IEC technical committee 56: Dependability.

The text of this standard is based on the following documents:

FDIS	Report on voting
56/654/FDIS	56/660/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

Annexes A and B are for information only.

INTRODUCTION

L'évolution constante dans le domaine de l'électronique, en particulier l'utilisation de nouveaux matériaux et l'introduction de nouveaux processus de fabrication peu éprouvés, ont entraîné l'apparition, au niveau du matériel électronique, de types d'imperfections physiques, chimiques et mécaniques dépendant des contraintes et du temps. Ces types d'imperfections sont appelés défauts. Sur la base des profils de contraintes de fonctionnement et d'environnement du matériel électronique, ces défauts pourraient se manifester par des défaillances au cours de la vie utile du matériel.

Un processus de déverminage sous contraintes (RSS) est un processus consistant en l'application de contraintes de fonctionnement et/ou d'environnement sur le matériel électronique, sur une base de 100 %, dans le but d'accélérer l'apparition de défauts intrinsèques, et de défauts induits par le processus, sans détruire ni dégrader de façon significative le matériel soumis aux contraintes. Le déverminage peut également être effectué sans accroissement de la contrainte. Dans ce cas il est basé sur des paramètres fonctionnels primaires ou sur des paramètres secondaires. Un tel processus de déverminage est appelé déverminage indicatif. Une norme concernant ce type de déverminage est planifiée.

Il est important de souligner que les défauts pouvant être mis en évidence par des essais fonctionnels, par un examen visuel ou par d'autres types de procédures de contrôle qualité classiques, ne devraient pas constituer le but du processus de déverminage. Un processus de déverminage a pour objectif de se concentrer sur les défauts non révélés par des méthodes normales et de les faire apparaître en tant que défaillances au niveau de l'usine plutôt qu'en exploitation. Cependant, il convient que le processus RSS ne crée aucun mode de défaillance autre que ceux susceptibles de survenir au cours de la durée de vie en fonctionnement de l'entité.

Il est important de signaler la différence, tant dans l'interprétation que dans l'objectif, entre un processus de déverminage et un processus d'essai. Bien qu'une analyse des données du processus de déverminage puisse révéler la faiblesse d'un certain processus de fabrication, ou une structure de défaillance de pièce commune, il convient de ne pas confondre l'objectif d'un processus RSS et celui des essais de qualification environnementaux, des essais de fiabilité, des essais d'acceptation en usine ou de tout autre type d'essais. Le but de ces autres essais est de démontrer la conformité du matériel avec les prescriptions de conception et de fiabilité/qualité. De plus, les environnements utilisés dans le processus de déverminage sont définis de manière à accélérer l'apparition de défauts spécifiques, et peuvent n'avoir aucun rapport avec le profil environnemental du cycle de vie du matériel. En d'autres termes, le processus RSS est un processus de stimulation et non un essai de simulation. Cependant, il est admis d'utiliser des données issues d'un processus de déverminage de composant pour accepter ou refuser un lot de matériel ou de composants.

INTRODUCTION

With the continuous advancement in electronics technology, especially the usage of new materials and the introduction of new and immature manufacturing processes, stress and time dependent types of physical, chemical and mechanical imperfections are introduced to the electronic hardware. These types of imperfections are called flaws. Based on the operational and environmental stress profiles of electronic hardware, these flaws could manifest as failures during the hardware useful life.

A reliability stress screening process (RSS) is a process which involves the application of operational and/or environmental stress to electronic hardware on a 100 % basis, for the purpose of precipitating inherent, as well as process-induced, flaws while neither destroying nor degrading in a significant way the hardware being stressed. Screening can also be made without increased stress. This screening is based on measurements on primary functional parameters or secondary parameters. Such a screening process is called an indicator screening. A standard on indicator screening is planned.

It is important to emphasize that flaws which can be revealed by functional tests, visual inspection, or other types of conventional quality control procedures, should not be the target of the screening process. The objective of a stress screening process is to focus on flaws which are not revealed by normal methods, and manifest these as failures in the factory rather than in the field. However, the RSS process should not create failure modes other than those normally expected during the operational life of the item.

It is important to point out the difference in interpretation and purpose between a screening process and testing. In spite of the fact that an analysis of screening process data may reveal the weakness of a certain manufacturing process, or a common part failure pattern, the purpose of an RSS process should not be confused with that of environmental qualification tests, reliability tests, factory acceptance tests or any other type of tests. The purpose of these other tests is to demonstrate the conformance of the hardware to design and reliability/quality requirements. In addition, the environments used in the screening process are tailored to precipitate specific flaws and may have no relation to the hardware life cycle environmental profile. In other words, the RSS process is a stimulation process and not a simulation test. However, data from a component RSS process may be used to accept or reject a lot of equipment or components.

GESTION DE LA SÛRETÉ DE FONCTIONNEMENT –

Partie 3-7: Guide d'application –

Déverminage sous contraintes du matériel électronique

1 Domaine d'application

Cette partie de la CEI 60300 sert de guide d'application dans le cadre d'un processus de déverminage sous contraintes de matériel électronique. Le concept, l'objectif et la justification du processus de déverminage sont explicités. Les principaux éléments d'un programme de déverminage, ainsi que la procédure générale de planification, sont indiqués. La présente norme est destinée à servir de guide et il convient de l'utiliser conjointement avec une des normes CEI relatives au déverminage, (c'est-à-dire les «outils» au sens du concept de la boîte à outils), référencées à l'article 15, sur la base du niveau d'application du processus de déverminage.

Cette norme fournit des lignes directrices applicables dans les cas où il est important de supprimer les défaillances précoces au niveau des entités fabriquées afin de pouvoir les livrer au client alors que les problèmes occasionnant les défaillances précoces sont résolus. La norme sert également de guide pour localiser le niveau du déverminage, c'est-à-dire le niveau du composant, du sous-système ou du système (voir figure 1). La norme peut également être utilisée lorsqu'un contrat contient des indications sur les mesures à prendre pour réduire le risque de défaillances précoces.

La norme est destinée au personnel du service chargé de la préparation des contrats, au personnel chargé de la gestion de projet, du développement de produit, de la gestion des opérations, de la production, du contrôle qualité et des achats.

2 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente Norme internationale. Pour les références datées, les amendements ultérieurs ou les révisions de ces publications ne s'appliquent pas. Toutefois, les parties prenantes aux accords fondés sur la présente Norme internationale sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Pour les références non datées, la dernière édition du document normatif en référence s'applique. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

CEI 60050(191):1990, *Vocabulaire Electrotechnique International (VEI) – Chapitre 191: Sûreté de fonctionnement et qualité de service*

CEI 60068-2 (toutes les parties), *Essais d'environnement – Partie 2: Essais*

CEI 60747 (toutes les parties), *Dispositifs à semiconducteurs – Dispositifs discrets*

CEI 60748 (toutes les parties), *Dispositifs à semiconducteurs – Circuits intégrés*

CEI 60749:1996, *Dispositifs à semiconducteurs – Essais mécaniques et climatiques*

CEI 61163-1:1995, *Déverminage sous contraintes – Partie 1: Entités réparables fabriquées en lots*

CEI 61163-2:1998, *Déverminage sous contraintes – Partie 2: Composants électroniques*

ISO 8258:1991, *Cartes de contrôle de Shewhart*

MIL STD 750, 2052 *Test methods for semiconductor devices, 2000 series test methods*

MIL STD 883, 2020 *Test methods for microelectronics, 2000 series test methods*

DEPENDABILITY MANAGEMENT –

Part 3-7: Application guide – Reliability stress screening of electronic hardware

1 Scope

This part of IEC 60300 serves as an application guide to a reliability stress screening process for electronic hardware. The concept, purpose and justification of the screening process are explained. The main elements of a screening programme are stated, together with the general planning procedure. This standard is intended as a guide and should be used in conjunction with one of the IEC reliability stress screening standards, ("tools" in the toolbox concept), referenced in clause 15, based on the screening process application level.

This standard gives guidance in cases where it is essential that early failures be removed from the items manufactured in order to deliver them to the customer when the problems causing the early failures are solved. The standard also gives guidance on where the reliability stress screening should be carried out, i.e. component level, subsystem level, or system level (see figure 1), and can also be used where steps to reduce the risk of early failures are included in a contract.

This standard is aimed at personnel in the contract department, project management, product development, process management, production, quality control and purchasing.

2 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of this International Standard. For dated references, subsequent amendments to, or revisions of, any of these publications do not apply. However, parties to agreements based on this International Standard are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. For undated references, the latest edition of the normative document referred to applies. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 60050(191):1990, *International Electrotechnical Vocabulary (IEV) – Chapter 191: Dependability and quality of service*

IEC 60068-2 (all parts), *Environmental testing – Part 2: Tests*

IEC 60747 (all parts), *Semiconductor devices – Discrete devices*

IEC 60748 (all parts), *Semiconductor devices – Integrated circuits*

IEC 60749:1996, *Semiconductor devices – Mechanical and climatic test methods*

IEC 61163-1:1995, *Reliability stress screening – Part 1: Repairable items manufactured in lots*

IEC 61163-2:1998, *Reliability stress screening – Part 2: Electronic components*

ISO 8258:1991, *Shewhart control charts*

MIL STD 750, 2052 *Test methods for semiconductor devices, 2000 series test methods*

MIL STD 883, 2020 *Test methods for microelectronics, 2000 series test methods*