This is a preview - click here to buy the full publication

NORME INTERNATIONALE
INTERNATIONAL STANDARD

CEI
IEC
747-10

Deuxième édition
Second edition
1991-04

QC 700000

Withdrawn

Dispositifs à semiconducteurs

Dixième partie:
Spécification générique pour
les dispositifs discrets et les circuits intégrés

Semiconductor devices

Part 10:
Generic specification for discrete devices
and integrated circuits

© CEI 1991 Droits de reproduction réservés — Copyright – all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher

Bureau central de la Commission Electrotechnique Internationale 3, rue de Varembé Genève Suisse

IEC
Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE
X

Pour prix, voir catalogue en vigueur
For price, see current catalogue

This is a preview - click here to buy the full publication

SOMMAIRE

Pages

AVANT-PROPOS 8

PRÉFACE 8

Articles

1 Domaine d'application 10

2 Généralités 10

2.1 Ordre de priorité 10
2.2 Documents applicables 10
2.3 Unités, symboles et terminologie 14
2.4 Valeurs préférentielles pour les tensions, les courants et les températures 14
2.5 Marquage 14
2.5.1 Identification des bornes 16
2.5.2 Désignation de type 16
2.5.3 Nom ou marque commerciale du fabricant 16
2.5.4 Code d'identification du lot de contrôle 16
2.6 Catégories d'assurance de qualité 16
2.7 Sélection 18
2.8 Précautions de manipulation 18

3 Procédures d'assurance de la qualité 18

3.1 Aptitude à l'homologation 18
3.1.1 Etape initiale de fabrication 18
3.2 Informations confidentielles du point de vue commercial 18
3.3 Formation des lots de contrôle 20
3.4 Modèles associables 20
3.5 Octroi de l'homologation 20
3.6 Contrôle de la conformité de la qualité 20
3.6.1 Division en groupes et sous-groupes 20
3.6.2 Exigences de contrôle 24
3.6.3 Procédure supplémentaire pour le contrôle réduit 28
3.6.4 Exigences d'échantillonnage pour les petits lots 28
3.6.5 Rapports certifiés de lots acceptés (RCLA) 28
3.6.6 Livraison des dispositifs soumis à des essais destructifs ou non destructifs 30
3.6.7 Livraisons différées 30
3.6.8 Procédure supplémentaire pour les livraisons 30
3.7 Règles d'échantillonnage statistique 30
3.7.1 Plans d'échantillonnage NQA (niveau de qualité acceptable) 30
3.7.2 Plans d'échantillonnage NQT (niveau de qualité toléré) 30
3.7.3 Corrélation entre les plans d'échantillonnage NQA et NQT 30

This is a preview - click here to buy the full publication

CONTENTS

Page

FOREWORD 9

PREFACE 9

Clause

1 Scope 11

2 General 11

2.1 Order of precedence 11
2.2 Related documents 11
2.3 Units, symbols and terminology 15
2.4 Preferred values of voltages, currents and temperatures 15
2.5 Marking 15
2.5.1 Terminal identification 17
2.5.2 Type designation 17
2.5.3 Manufacturer's name or trade mark 17
2.5.4 Inspection lot identification code 17
2.6 Categories of assessed quality 17
2.7 Screening 19
2.8 Handling 19

3 Quality assessment procedures 19

3.1 Eligibility for qualification approval 19
3.1.1 Primary stage of manufacture 19
3.2 Commercially confidential information 19
3.3 Formation of inspection lots 21
3.4 Structurally similar devices 21
3.5 Granting of qualification approval 21
3.6 Quality conformance inspection 21
3.6.1 Division into groups and sub-groups 21
3.6.2 Inspection requirements 25
3.6.3 Supplementary procedure for reduced inspection 29
3.6.4 Sampling requirements for small lots 29
3.6.5 Certified Records of Released Lots (CRRL) 29
3.6.6 Delivery of devices subjected to destructive or non-destructive tests 31
3.6.7 Delayed deliveries 31
3.6.8 Supplementary procedure for deliveries 31
3.7 Statistical sampling procedures 31
3.7.1 AQL (Acceptable quality level) sampling plans 31
3.7.2 Lot tolerance per cent defective (LTPD) sampling plans 31
3.7.3 Correlation between AQL and LTPD sampling plans 31

Withdrawn

This is a preview - click here to buy the full publication

Articles Pages

3.8 Essais d'endurance avec NQT spécifié 32
3.9 Essais d'endurance avec taux de défaillance spécifié 32
3.9.1 Généralités 32
3.9.2 Constitution des échantillons 32
3.9.3 Défauts 32
3.9.4 Durée des essais d'endurance et taille de l'échantillon 32
3.9.5 Procédure à suivre lorsque le nombre de défauts constatés est supérieur au critère d'acceptation 34
3.10 Procédures d'essais accélérés 36
3.10.1 Exigences pour les essais périodiques 36
3.10.2 Procédure pour les essais d'endurance électrique accélérés par augmentation de température 36
3.10.3 Chaleur humide (à l'étude) 42
3.10.4 Tension (à l'étude) 42
3.11 Agrément de savoir-faire 42
3.11.1 Généralités 42
3.11.2 Termes et définitions 42
3.11.3 Procédure d'obtention de l'agrément de savoir-faire 46
3.11.4 Procédure du maintien de l'agrément de savoir-faire 48
3.11.5 Procédure pour la réduction, l'extension ou le changement du savoir faire 48
3.11.6 Procédure en cas d'incidents lors de l'exercice de l'agrément de savoir faire 50
3.11.7 Manuel de savoir-faire 50
3.11.8 Programme de qualification 56
3.11.9 Vérification du savoir-faire du fabricant (audit qualité) 58
3.11.10 Assurance de la qualité des produits livrés sous agrément de savoir faire 62
3.11.11 Informations pour le marquage et la commande 64
3.11.12 Extrait du savoir-faire en vue de la publication 64
3.11.13 Spécifications particulières pour les composants à la demande 64
3.11.14 Spécifications particulières pour les produits catalogue 66
3.11.15 Liste des spécifications particulières 66

4 Méthodes d'essai et de mesure 66

4.1 Conditions atmosphériques normales pour les mesures électriques et optiques 66
4.2 Contrôles physiques 66
4.2.1 Examen visuel 66
4.2.2 Dimensions 68
4.2.3 Permanence du marquage 68
4.3 Mesures électriques et optiques 68
4.3.1 Conditions et précautions générales 68
4.4 Essais climatiques et mécaniques 68

This is a preview - click here to buy the full publication

Clause Page

3.8 Endurance tests where LTPD is specified 33
3.9 Endurance tests where the failure rate is specified 33
3.9.1 General 33
3.9.2 Selection of samples 33
3.9.3 Failures 33
3.9.4 Endurance test time and sample size 33
3.9.5 Procedure to be used if the number of observed failures exceeds the acceptance number 35
3.10 Accelerated test procedures 37
3.10.1 Requirements for eligibility in periodic testing 37
3.10.2 Procedure for thermally-accelerated electrical endurance testing 37
3.10.3 Damp heat (under consideration) 43
3.10.4 Voltage (under consideration) 43
3.11 Capability approval 43
3.11.1 General 43
3.11.2 Terms and definitions 43
3.11.3 Procedure for granting capability approval 47
3.11.4 Capability approval maintenance procedure 49
3.11.5 Procedure for reduction, extension or change of capability approval 49
3.11.6 Procedure in case of deficiency in maintenance of the capability approval 51
3.11.7 Capability manual 51
3.11.8 Capability test programme 57
3.11.9 Verification of capability approval (quality audit) 59
3.11.10 Quality assurance of products delivered under capability approval 63
3.11.11 Marking and ordering information 65
3.11.12 Capability abstract for publication purposes 65
3.11.13 Detail specifications for custom components 65
3.11.14 Detail specifications for catalogue products 67
3.11.15 Detail specification register 67

4 Test and measurement procedures 67

4.1 Standard atmospheric conditions for electrical and optical measurements 67
4.2 Physical examination 67
4.2.1 Visual examination 67
4.2.2 Dimensions 69
4.2.3 Permanence of marking 69
4.3 Electrical and optical measurements 69
4.3.1 General conditions and precautions 69
4.4 Environmental tests 69

Withdrawn

This is a preview - click here to buy the full publication

Annexes Pages

A Plans d'échantillonnage NQT (niveau de qualité toléré) 72

Tableau A-I Plans d'échantillonnage NQT 76
Tableau A-II Plans d'échantillonnage hypergéométrique pour petits lots de 200 dispositifs ou moins 77
Tableau A-III Plans d'échantillonnage NQA et NQT 78

B Dimensions à vérifier 80

C Directions des forces appliquées pour les essais mécaniques 84

Withdrawn

This is a preview - click here to buy the full publication

Appendices Page

A Lot tolerance per cent defective (LTPD) sampling plans 73

Table A-I LTPD sampling plans 76
Table A-II Hypergeometric sampling plans for small lot sizes of 200 or less 77

Table A-III AQL and LTPD sampling plans 79

B Dimensions to be checked 81

C Directions for applied forces for mechanical tests 84

Withdrawn

This is a preview - click here to buy the full publication

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS
Dixième partie: Spécification générique pour les dispositifs discrets et les circuits intégrés

AVANT-PROPOS

1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.

2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.

3) Dans le but d'encourager l'unification internationale, la CEI exprime le voeu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été préparée par le Comité d'Etudes n° 47 de la CEI: Dispositifs à semiconducteurs.

Cette deuxième édition de la Publication 747-10 de la CEI remplace la première édition parue en 1984.

Cette publication est une spécification générique pour les dispositifs à semiconducteurs: dispositifs discrets et circuits intégrés (à l'exclusion des circuits hybrides), dans le domaine du Système CEI d'assurance de la qualité des composants électroniques (IECQ).

Le texte de cette norme est issu des documents suivants:

Règle des Six Mois	Rapports de vote	Procédure des Deux Mois	Rapports de vote
47(BC)816	47(BC)818	47(BC)826	47(BC)867
47A(BC)108	47A(BC)111	47A(BC)112	47A(BC)119
47(BC)893	47(BC)928		
47A(BC)128	47A(BC)139		
47(BC)894	47(BC)929		
47A(BC)129	47A(BC)140		
47(BC)961	47(BC)996		
47A(BC)145	47A(BC)158		
47(BC)1048	47A(BC)198		
47A(BC)172			
47(BC)1092	47(BC)1131		
47(BC)1116	47(BC)1188		
47A(BC)205	47A(BC)235		
47(BC)1117	47(BC)1190		
47A(BC)206	47A(BC)237		

Les rapports de vote indiqués dans le tableau ci-dessus donnent toute information sur le vote ayant abouti à l'approbation de cette norme.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de la spécification dans le Système CEI d'assurance de la qualité des composants électroniques (IECQ).

Withdrawn

This is a preview - click here to buy the full publication

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES
Part 10: Generic specification for discrete devices and integrated circuits

FOREWORD

1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.

2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.

3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by IEC Technical Committee No. 47: Semiconductor devices.

This second edition of IEC Publication 747-10 supersedes the first edition published in 1984.

This publication is a generic specification for semiconductor devices: discrete devices and integrated circuits (excluding hybrid circuits), in the field of the IEC Quality Assessment System for Electronic Components (IECQ).

The text of this standard is based upon the following documents:

Six months' Rule	Reports on Voting	Two Months' Procedure	Reports on Voting
47(CO)816	47(CO)818	47(CO)826	47(CO)867
47A(CO)108	47A(CO)111	47A(CO)112	47A(CO)119
47(CO)893	47(CO)928		
47A(CO)128	47A(CO)139		
47(CO)894	47(CO)929		
47A(CO)129	47A(CO)140		
47(CO)961	47(CO)996		
47A(CO)145	47A(CO)158		
47(CO)1048	47A(CO)198		
47A(CO)172			
47(CO)1092	47(CO)1131		
47(CO)1116	47(CO)1188		
47A(CO)205	47A(CO)235		
47(CO)1117	47(CO)1190		
47A(CO)206	47A(CO)237		

Full information on the voting for the approval of this standard can be found in the Voting Reports indicated in the above table.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

Withdrawn

This is a preview - click here to buy the full publication

DISPOSITIFS À SEMICONDUCTEURS

Dixième partie: Spécification générique pour les dispositifs discrets et les circuits intégrés

1 Domaine d'application

La présente publication fait partie du Système CEI d'assurance de la qualité des composants électroniques (IECQ).

Cette publication est une spécification générique pour les dispositifs à semiconducteurs: dispositifs discrets et circuits intégrés, y compris les circuits intégrés polylithiques, mais à l'exclusion des circuits hybrides.

Elle définit les méthodes de contrôle de la qualité à utiliser dans le Système IECQ en présentant des règles générales applicables:

- aux méthodes de mesure des caractéristiques électriques;
- aux essais climatiques et mécaniques;
- aux essais d'endurance.

NOTE - La présente publication doit être complétée, quand elles existent, par les spécifications intermédiaires, les spécifications de famille et les spécifications particulières cadres approuvées, concernant différents modèles particuliers.

Withdrawn

This is a preview - click here to buy the full publication

SEMICONDUCTOR DEVICES

Part 10: Generic specification for discrete devices and integrated circuits

1 Scope

This publication forms part of the IEC Quality Assessment System for Electronic Components (IECQ).

This publication is a generic specification for semiconductor devices: discrete devices and integrated circuits, including multichip integrated circuits, but excluding hybrid circuits.

It defines general procedures for quality assessment to be used in the IECQ System and gives general rules for:

- measurement methods of electrical characteristics;
- climatic and mechanical tests;
- endurance tests.

NOTE - This publication must be supplemented by the approved sectional, family and blank detail specifications, where they exist, appropriate to the specific individual type or types.

Withdrawn