



INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Digital addressable lighting interface –
Part 102: General requirements – Control gear**

**Interface d'éclairage adressable numérique –
Partie 102: Exigences générales – Appareillages de commande**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

PRICE CODE
CODE PRIX

XF

ICS 29.140.50; 29.140.99

ISBN 978-2-88910-687-5

CONTENTS

FOREWORD.....	7
INTRODUCTION.....	9
1 Scope.....	10
2 Normative references.....	10
3 Terms and definitions.....	10
4 General.....	12
5 Electrical specification.....	12
6 Interface power supply.....	12
7 Transmission protocol structure.....	12
7.1 General.....	12
7.2 Forward frame.....	12
7.2.1 Address byte 'YAAA AAAS'.....	12
7.2.2 Data byte 'XXXX XXXX'.....	13
7.3 Backward frame.....	13
8 Timing.....	13
8.1 Information bit timing.....	13
8.2 Forward frame timing.....	14
8.3 Backward frame timing.....	15
8.4 Frame sequence timing.....	15
9 Method of operation.....	16
9.1 Logarithmic dimming curve, arc power levels and accuracy.....	16
9.2 Power-on.....	19
9.3 Interface-failure.....	19
9.4 Min and max level.....	19
9.5 Fade time and fade rate.....	20
9.6 Reaction to commands during error state.....	20
9.7 Behaviour during lamp preheating and lamp ignition time.....	21
9.8 Memory access and memory map.....	21
9.8.1 Memory access commands.....	21
9.8.2 Memory map.....	21
10 Declaration of variables.....	24
11 Definition of commands.....	25
11.1 Arc power control commands.....	25
11.1.1 Direct arc power control command:.....	25
11.1.2 Indirect arc power control commands.....	26
11.2 Configuration commands:.....	28
11.2.1 General configuration commands:.....	28
11.2.2 Arc power parameters settings:.....	28
11.2.3 System parameters settings.....	30
11.3 Query commands.....	30
11.3.1 Queries related to status information.....	30
11.3.2 Queries related to arc power parameter settings.....	32
11.3.3 Queries related to system parameter settings.....	32
11.3.4 Application extended commands.....	33
11.4 Special Commands.....	33

11.4.1	Terminate special processes	33
11.4.2	Download information to the DTR	34
11.4.3	Addressing commands	34
11.4.4	Extended special commands	35
11.5	Summary of the command set	38
12	Test procedures	40
12.0	General	40
12.1	Test sequences 'Physical operational parameters'	44
12.1.1	Test sequences 'Waveform'	44
12.1.2	Test sequence 'Frame structure timing'	53
12.1.3	Insulation test	54
12.1.4	Optional test sequences	54
12.1.5	Test sequence 'Response time'	56
12.2	Test sequences 'Configuration commands'	57
12.2.1	Test sequences 'General configuration commands'	57
12.2.2	Test sequences 'Arc power parameter settings'	70
12.2.3	Test sequences 'System parameter settings'	80
12.2.4	Test sequences 'Memory Access'	84
12.3	Test sequences 'Arc power control commands'	88
12.3.1	Test sequences 'Timing'	88
12.3.2	Test sequences 'Dimming curve'	90
12.3.3	Test sequences 'Arc power commands'	95
12.4	Test sequence 'Physical address allocation'	105
12.5	Test sequences 'Random address allocation'	106
12.5.1	Test sequences 'INITIALISE / TERMINATE'	106
12.5.2	Test sequences 'RANDOMISE'	112
12.5.3	Test sequences 'COMPARE / WITHDRAW'	115
12.5.4	Test sequences 'PROGRAM / VERIFY / QUERY SHORT ADDRESS'	118
12.6	Test sequences 'Queries and reserved commands'	124
12.6.1	Test sequences 'Queries'	124
12.6.2	Test sequences 'Reserved commands'	131
Annex A (informative)	Examples of algorithms	136
Annex B (normative)	List of device types	138
Bibliography	139
Figure 1	– Bi-phase coded "1"	14
Figure 2	– Symbols for bi-phase levels: "1";"0"	14
Figure 3	– Forward frame	14
Figure 4	– Forward frame timing	15
Figure 5	– Backward frame	15
Figure 6	– Backward frame timing	15
Figure 7	– Example of frame sequence timing	16
Figure 8	– Transition from forward to backward frames	16
Figure 9	– Transition from backward to forward and from forward to forward frames	16
Figure 10	– The logarithmic dimming curve with a minimum arc power of 0,1 %	17
Figure 11	– Configuration commands timing	28
Figure 12	– General test structure	40

Figure 13 – Activation state and test state	41
Figure 14 – Test sequence 'Current rating'.....	45
Figure 15 – Test sequence 'Voltage rating'	46
Figure 16 – Test sequence 'Back channel rise time / fall time'.....	47
Figure 17 – Test sequence 'Transmission rate'	48
Figure 18 – Test sequence 'Pulse width'	50
Figure 19 – 'Code violation'.....	51
Figure 20 – Waveforms for test 'Code violation':	52
Figure 21 – Test sequence 'Frame structure timing'	53
Figure 22 – Test sequence 'Polarity'	54
Figure 23 – Test sequence 'Overvoltage protection'.....	55
Figure 24 – Test sequence 'Response time'.....	56
Figure 25 – Test sequence 'RESET'.....	57
Figure 26 – Test sequence 'RESET: timeout / command in-between'.....	59
Figure 27 – Test sequence '100 ms-timeout'.....	60
Figure 28 – Test sequence 'Commands in-between'.....	62
Figure 29 – Test sequence 'QUERY VERSION NUMBER'.....	64
Figure 30 – Test sequence 'STORE ACTUAL LEVEL IN THE DTR'.....	65
Figure 31 – Test sequence 'Persistent memory'.....	66
Figure 32 – Test sequence 'DTR1'.....	68
Figure 33 – Test sequence 'DTR2'.....	69
Figure 34 – Test sequence 'STORE THE DTR AS MAX LEVEL'	70
Figure 35 – Test sequence 'STORE THE DTR AS MIN LEVEL'	71
Figure 36 – Test sequence 'STORE THE DTR AS SYSTEM FAILURE LEVEL'.....	73
Figure 37 – Test sequence 'STORE THE DTR AS POWER ON LEVEL'	75
Figure 38 – Test sequence 'STORE THE DTR AS FADE TIME'.....	77
Figure 39 – Test sequence 'STORE THE DTR AS FADE RATE'.....	78
Figure 40 – Test sequence 'STORE THE DTR AS SCENE' / 'GO TO SCENE'.....	79
Figure 41 – Test sequence 'REMOVE FROM SCENE'.....	80
Figure 42 – Test sequence 'ADD TO GROUP' / 'REMOVE FROM GROUP'	81
Figure 43 – Test sequence 'STORE THE DTR AS SHORT ADDRESS'.....	83
Figure 44 – Test sequence 'Memory Bank 0'.....	84
Figure 45 – Test sequence 'Memory Bank 1'.....	85
Figure 46 – Test sequence 'Other Memory Banks'	86
Figure 47 – Test sequence 'ENABLE WRITE MEMORY'	87
Figure 48 – Test sequence 'FADE TIME'.....	88
Figure 49 – Test sequence 'FADE RATE'.....	89
Figure 50 – Test sequence 'Logarithmic dimming curve'	90
Figure 51 – Test sequence 'Dimming curve: DIRECT ARC POWER CONTROL'.....	91
Figure 52 – Test sequence 'Dimming curve: UP / DOWN'	92
Figure 53 – Test sequence 'Dimming curve: STEP UP / STEP DOWN'.....	93
Figure 54 – Test sequence 'Dimming curve: DAPC SEQUENCE'	94
Figure 55 – Test sequence 'OFF'	95

Figure 56 – Test sequence 'DIRECT ARC POWER CONTROL'	96
Figure 57 – Test sequence 'UP'	97
Figure 58 – Test sequence 'DOWN'	98
Figure 59 – Test sequence 'STEP UP'	99
Figure 60 – Test sequence 'STEP DOWN'	100
Figure 61 – Test sequence 'RECALL MAX LEVEL'	101
Figure 62 – Test sequence 'RECALL MIN LEVEL'	102
Figure 63 – Test sequence 'ON AND STEP UP'	103
Figure 64 – Test sequence 'STEP DOWN AND OFF'	104
Figure 65 – Test sequence 'Physical address allocation'	105
Figure 66 – Test sequence 'INITIALISE: 15 minutes timer'	106
Figure 67 – Test sequence 'TERMINATE'	107
Figure 68 – Test sequence 'INITIALISE: short address'	108
Figure 69 – Test sequence 'INITIALISE: no short address'	109
Figure 70 – Test sequence 'INITIALISE: 100 ms timeout'	110
Figure 71 – Test sequence 'INITIALISE: command in-between'	111
Figure 72 – Test sequence 'RANDOMISE: reset values'	112
Figure 73 – Test sequence 'RANDOMISE: 100 ms timeout'	113
Figure 74 – Test sequence 'RANDOMISE: command in-between'	114
Figure 75 – Test sequence 'COMPARE'	115
Figure 76 – Test sequence 'WITHDRAW'	117
Figure 77 – Test sequence 'PROGRAM SHORT ADDRESS'	119
Figure 78 – Test sequence 'VERIFY SHORT ADDRESS'	120
Figure 79 – Test sequence 'QUERY SHORT ADDRESS'	122
Figure 80 – Test sequence 'SEARCH ADDRESS: reset value'	123
Figure 81 – Test sequence 'QUERY DEVICE TYPE'	124
Figure 82 – Test sequence 'QUERY LAMP FAILURE'	125
Figure 83 – Test sequence 'QUERY LAMP POWER ON'	126
Figure 84 – Test sequence 'QUERY LIMIT ERROR'	127
Figure 85 – Test sequence 'QUERY POWER FAILURE'	128
Figure 86 – Test sequence 'QUERY STATUS: control gear ok'	129
Figure 87 – Test sequence 'QUERY STATUS: fade running'	130
Figure 88 – Test sequence 'RESERVED: standard commands'	131
Figure 89 – Test sequence 'Application extended commands'	132
Figure 90 – Test sequence 'RESERVED: special commands 1'	133
Figure 91 – Test sequence 'RESERVED: special commands 2'	134
Figure 92 – Test sequence 'Not supported device types'	135
Table 1 – The logarithmic dimming curve with a minimum arc power of 0,1 %	18
Table 2 – Fade times and fade rates	20
Table 3 – Memory map of memory bank 0	22
Table 4 – Memory map of memory bank 1	23
Table 5 – Memory map of other memory banks	24

Table 6 – Declaration of variables	25
Table 7 – Summary of the command set	38
Table 8 – Timing combinations for test sequence 'Pulse width'	49
Table 9 – Parameters for test sequence 'RESET'	58
Table 10 – Parameters for test sequence '100 ms-timeout'	61
Table 11 – Parameters for test sequence 'Commands in-between'	63
Table 12 – Parameters for test sequence 'Persistent memory'	67
Table 13 – Parameters for test sequence 'DTR1'	68
Table 14 – Parameters for test sequence 'DTR2'	69
Table 15 – Parameters for test sequence 'STORE THE DTR AS MAX LEVEL'	70
Table 16 – Parameters for test sequence 'STORE THE DTR AS MIN LEVEL'	71
Table 17 – Parameters for test sequence 'STORE THE DTR AS SYSTEM FAILURE LEVEL'	72
Table 18 – Parameters for test sequence 'STORE THE DTR AS POWER ON LEVEL'	74
Table 19 – Parameters for test sequence 'STORE THE DTR AS FADE TIME'	76
Table 20 – Parameters for test sequence 'STORE THE DTR AS FADE TIME'	78
Table 21 – Parameters for test sequence 'STORE THE DTR AS FADE TIME'	79
Table 22 – Parameters for test sequence 'ADD TO GROUP' / 'REMOVE FROM GROUP'	81
Table 23 – Parameters for test sequence 'STORE THE DTR AS SHORT ADDRESS'	82
Table 24 – Parameters for test sequence 'ENABLE WRITE MEMORY'	87
Table 25 – Parameters for test sequence 'FADE TIME'	88
Table 26 – Parameters for test sequence 'FADE RATE'	89
Table 27 – Parameters for test sequence 'Logarithmic dimming curve'	90
Table 28 – Parameters for test sequence 'Dimming curve: DAPC SEQUENCE'	94
Table 29 – Parameters for test sequence 'DIRECT ARC POWER CONTROL'	96
Table 30 – Parameters for test sequence 'COMPARE'	115
Table 31 – Parameters for test sequence 'COMPARE'	116
Table 32 – Parameters for test sequence 'PROGRAM SHORT ADDRESS'	118
Table 33 – Parameters for test sequence 'QUERY SHORT ADDRESS'	121
Table 34 – Parameters for test sequence 'QUERY LIMIT ERROR'	127
Table 35 – Parameters for test sequence 'RESERVED: standard commands'	131
Table 36 – Parameters for test sequence 'RESERVED: special commands 1'	133
Table 37 – Parameters for test sequence 'RESERVED: special commands 2'	134
Table B.1 – List of device types	138

INTERNATIONAL ELECTROTECHNICAL COMMISSION

DIGITAL ADDRESSABLE LIGHTING INTERFACE –

Part 102: General requirements – Control gear

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with an IEC Publication.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62386-102 has been prepared by subcommittee 34C: Auxiliaries for lamps, of IEC technical committee 34: Lamps and related equipment.

This International Standard, together with IEC 62386-101 and IEC 62386-201, replaces Clause E.4, "Control by digital signals", and Annex G, "Test procedures for ballasts with digital control interface according to Clause E.4", of IEC 60929:2006.

The text of this standard is based on the following documents:

FDIS	Report on voting
34C/874/FDIS	34C/883/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

This Part 102 is intended to be used in conjunction with Part 101, which contains general requirements for the relevant product type (system), and with the appropriate part 2XX (particular requirements for control gear) containing clauses to supplement or modify the corresponding clauses in Parts 101 and 102 in order to provide the relevant requirements for each type of product.

A list of all parts of the IEC 62386 series, under the general title: *Digital addressable lighting interface*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the maintenance result date indicated on the IEC website under <http://webstore.iec.ch> in the data related to the specific publication. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

Withdrawn

INTRODUCTION

This first edition of IEC 62386-102 is published in conjunction with IEC 62386-101 and with the various parts that make up the IEC 62386-200 series for control gear. A further number of parts covering control devices (to be published as the general requirements standard IEC 62386-103 and the various parts that make up the IEC 62386-300 series of particular requirements for control devices) is under consideration. The division of IEC 62386 into separately published parts provides for ease of future amendments and revisions. Additional requirements will be added as and when a need for them is recognized.

This International Standard, and the other parts that make up the IEC 62386-100 series, in referring to any of the clauses of IEC 62386-101 or IEC 62386-102, specify the extent to which such a clause is applicable and the order in which the tests are to be performed. The parts also include additional requirements, as necessary. All parts that make up IEC 62386-100 series are self-contained and therefore do not include references to each other.

Where the requirements of any of the clauses of IEC 62386-101 are referred to in this International Standard by the sentence "The requirements of IEC 62386-101, Clause "n" apply", this sentence is to be interpreted as meaning that all requirements of the clause in question of Part 101 apply, except any which are clearly inapplicable to the specific type of control gear.

The standardization of the control interface for control of electronic control gear by digital signals is intended to achieve interoperable multi-vendor operation between electronic control gear and lighting control devices, below the level of building management systems. All numbers used in this International Standard are decimal numbers unless otherwise noted. Hexadecimal numbers are given in the format 0xVV, where VV is the value. Binary numbers are given in the format XXXXXXXXb or in the format XXXX XXXX, where X is 0 or 1; "x" in binary numbers means "don't care".

DIGITAL ADDRESSABLE LIGHTING INTERFACE –

Part 102: General requirements – Control gear

1 Scope

This International Standard specifies a protocol and methods of test for the control by digital signals of electronic control gear for use on a.c. or d.c. supplies.

NOTE Tests in this standard are type tests. Requirements for testing individual control gear during production are not included.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60929:2006, *A.C.-supplied electronic ballasts for tubular fluorescent lamps – performance requirements*

IEC 61347-2-3, *Lamp control gear – Part 2-3: Particular requirements for a.c. supplied electronic ballasts for fluorescent lamps*

IEC 62386-101:2009, *Digital addressable lighting interface – Part 101: General requirements – System*

SOMMAIRE

AVANT-PROPOS.....	146
INTRODUCTION.....	148
1 Domaine d'application	149
2 Références normatives.....	149
3 Termes et définitions	149
4 Généralités.....	151
5 Spécifications électriques.....	151
6 Alimentation électrique de l'interface.....	151
7 Structure du protocole de transmission.....	151
7.1 Généralités.....	151
7.2 Trame en avant.....	151
7.2.1 Octet d'adresse « YAAA AAAS »	151
7.2.2 Octet de données « XXXX XXXX »	152
7.3 Trame en arrière	152
8 Cadencement.....	152
8.1 Cadencement des bits d'information.....	152
8.2 Cadencement de trame en avant.....	153
8.3 Cadencement de trame en arrière.....	154
8.4 Cadencement de la séquence de trame.....	154
9 Méthode de fonctionnement	156
9.1 Courbe de gradation logarithmique, niveaux de puissance d'arc et précision.....	156
9.2 Mise sous tension.....	158
9.3 Echec d'interface.....	158
9.4 Niveau Min et Max.....	159
9.5 Durée et vitesse de modification de l'intensité lumineuse	159
9.6 Réaction aux commandes pendant l'état d'erreur	160
9.7 Comportement pendant les durées de préchauffage et d'allumage des lampes	160
9.8 Accès et carte de la mémoire	160
9.8.1 Commandes d'accès à la mémoire	160
9.8.2 Carte de la mémoire	161
10 Déclaration des variables	164
11 Définition des commandes.....	166
11.1 Commandes de contrôle de la puissance d'arc.....	166
11.1.1 Commande de contrôle directe de la puissance d'arc:	166
11.1.2 Commandes de contrôle indirectes de la puissance d'arc	166
11.2 Commandes de configuration:	168
11.2.1 Commandes de configuration générales:	168
11.2.2 Réglages des paramètres de puissance d'arc:	169
11.2.3 Réglages des paramètres système	171
11.3 Commandes de requêtes.....	171
11.3.1 Requêtes liées aux informations d'état	171
11.3.2 Requêtes liées aux réglages des paramètres de puissance d'arc	173
11.3.3 Requêtes liées aux réglages des paramètres système.....	173
11.3.4 Commandes d'application étendues	174

11.4	Commandes spéciales	175
11.4.1	Interruption des processus spéciaux.....	175
11.4.2	Téléchargement d'informations au DTR.....	175
11.4.3	Commandes d'adressage	175
11.4.4	Commandes spéciales étendues	176
11.5	Résumé du répertoire de commandes	178
12	Procédures d'essai.....	181
12.0	Généralités.....	181
12.1	Séquences d'essais 'Physical operational parameters'	186
12.1.1	Séquences d'essais 'Waveform'.....	186
12.1.2	Séquence d'essais 'Frame structure timing'	194
12.1.3	Essai d'isolation	194
12.1.4	Séquences d'essais facultatives	194
12.1.5	Séquence d'essais 'Response time'.....	197
12.2	Séquences d'essais 'Configuration commands'.....	198
12.2.1	Séquences d'essais 'General configuration commands'.....	198
12.2.2	Séquences d'essais 'Arc power parameter settings'.....	211
12.2.3	Séquences d'essais 'System parameter settings'	221
12.2.4	Séquences d'essais 'Memory Access'.....	225
12.3	Séquences d'essais 'Arc power control commands'	229
12.3.1	Séquences d'essais 'Timing'.....	229
12.3.2	Séquences d'essais 'Dimming curve'.....	231
12.3.3	Séquences d'essais 'Arc power commands'.....	236
12.4	Séquence d'essais 'Physical address allocation'.....	246
12.5	Séquences d'essais 'Random address allocation'	247
12.5.1	Séquences d'essais 'INITIALISE / TERMINATE'	247
12.5.2	Séquences d'essais 'RANDOMISE'.....	253
12.5.3	Séquences d'essais 'COMPARE / WITHDRAW'	256
12.5.4	Séquences d'essais 'PROGRAM / VERIFY / QUERY SHORT ADDRESS'	259
12.6	Séquences d'essais 'Queries and reserved commands'	265
12.6.1	Séquences d'essais 'Queries'	265
12.6.2	Séquences d'essais 'Reserved commands'.....	271
Annexe A (informative)	Exemples d'algorithmes	277
Annexe B (normative)	Liste des types de dispositif	279
Bibliographie.....		280
Figure 1	– Codage biphasé "1"	153
Figure 2	– Symboles pour niveaux biphasés: "1";"0".....	153
Figure 3	– Trame en avant.....	153
Figure 4	– Cadencement de trame en avant.....	154
Figure 5	– Trame en arrière	154
Figure 6	– Cadencement de trame en arrière.....	154
Figure 7	– Exemple de cadencement de séquence de trame.....	155
Figure 8	– Transition des trames en avant aux trames en arrière	155
Figure 9	– Transition des trames en arrière aux trames en avant et des trames en avant aux trames en arrière	155

Figure 10 – Courbe de gradation logarithmique avec une puissance d'arc minimale de 0,1 %	156
Figure 11 – Cadencement des commandes de configuration.....	169
Figure 12 – Structure d'essai générale.....	181
Figure 13 – Etat d'activation et état d'essai.....	182
Figure 14 – Séquence d'essais 'Current rating'	186
Figure 15 – Séquence d'essais 'Voltage rating'	187
Figure 16 – Séquence d'essais 'Back channel rise time / fall time'	188
Figure 17 – Séquence d'essais 'Transmission rate'	189
Figure 18 – Séquence d'essais 'Pulse width'	191
Figure 19 – 'Code violation'.....	192
Figure 20 – Formes d'onde pour l'essai 'Code violation'.....	193
Figure 21 – Séquence d'essais 'Frame structure timing'.....	194
Figure 22 – Séquence d'essais 'Polarity'	195
Figure 23 – Séquence d'essais 'Overvoltage protection'.....	196
Figure 24 – Séquence d'essais 'Response time'.....	197
Figure 25 – Séquence d'essais 'RESET'	198
Figure 26 – Séquence d'essais 'RESET: timeout / command in-between'	200
Figure 27 – Séquence d'essais '100 ms-timeout'.....	201
Figure 28 – Séquence d'essais 'Commands in-between'.....	203
Figure 29 – Séquence d'essais 'QUERY VERSION NUMBER'.....	205
Figure 30 – Séquence d'essais 'STORE ACTUAL LEVEL IN THE DTR'.....	206
Figure 31 – Séquence d'essais 'Persistent memory'.....	207
Figure 32 – Séquence d'essais 'DTR1'.....	209
Figure 33 – Séquence d'essais 'DTR2'.....	210
Figure 34 – Séquence d'essais 'STORE THE DTR AS MAX LEVEL'.....	211
Figure 35 – Séquence d'essais 'STORE THE DTR AS MIN LEVEL'.....	212
Figure 36 – Séquence d'essais 'STORE THE DTR AS SYSTEM FAILURE LEVEL'.....	214
Figure 37 – Séquence d'essais 'STORE THE DTR AS POWER ON LEVEL'	216
Figure 38 – Séquence d'essais 'STORE THE DTR AS FADE TIME'	218
Figure 39 – Séquence d'essais 'STORE THE DTR AS FADE RATE'	219
Figure 40 – Séquence d'essais 'STORE THE DTR AS SCENE' / 'GO TO SCENE'.....	220
Figure 41 – Séquence d'essais 'REMOVE FROM SCENE'	221
Figure 42 – Séquence d'essais 'ADD TO GROUP' / 'REMOVE FROM GROUP'.....	222
Figure 43 – Séquence d'essais 'STORE THE DTR AS SHORT ADDRESS'	224
Figure 44 – Séquence d'essais 'Memory Bank 0'.....	225
Figure 45 – Séquence d'essais 'Memory Bank 1'.....	226
Figure 46 – Séquence d'essais 'Other Memory Banks'	227
Figure 47 – Séquence d'essais 'ENABLE WRITE MEMORY'	228
Figure 48 – Séquence d'essais 'FADE TIME'	229
Figure 49 – Séquence d'essais 'FADE RATE'.....	230
Figure 50 – Séquence d'essais 'Logarithmic dimming curve'	231
Figure 51 – Séquence d'essais 'Dimming curve' DIRECT ARC POWER CONTROL'.....	232

Figure 52 – Séquence d'essais 'Dimming curve' UP / DOWN'	233
Figure 53 – Séquence d'essais 'Dimming curve' STEP UP / STEP DOWN'	234
Figure 54 – Séquence d'essais 'Dimming curve' DAPC SEQUENCE'	235
Figure 55 – Séquence d'essais 'OFF'	236
Figure 56 – Séquence d'essais 'DIRECT ARC POWER CONTROL'	237
Figure 57 – Séquence d'essais 'UP'	238
Figure 58 – Séquence d'essais 'DOWN'	239
Figure 59 – Séquence d'essais 'STEP UP'	240
Figure 60 – Séquence d'essais 'STEP DOWN'	241
Figure 61 – Séquence d'essais 'RECALL MAX LEVEL'	242
Figure 62 – Séquence d'essais 'RECALL MIN LEVEL'	243
Figure 63 – Séquence d'essais 'ON AND STEP UP'	244
Figure 64 – Séquence d'essais 'STEP DOWN AND OFF'	245
Figure 65 – Séquence d'essais 'Physical address allocation'	246
Figure 66 – Séquence d'essais 'INITIALISE: 15 minutes timer'	247
Figure 67 – Séquence d'essais 'TERMINATE'	248
Figure 68 – Séquence d'essais 'INITIALISE: short address'	249
Figure 69 – Séquence d'essais 'INITIALISE: no short address'	250
Figure 70 – Séquence d'essais 'INITIALISE: 100 ms timeout'	251
Figure 71 – Séquence d'essais 'INITIALISE: command in-between'	252
Figure 72 – Séquence d'essais 'RANDOMISE: reset values'	253
Figure 73 – Séquence d'essais 'RANDOMISE: 100 ms timeout'	254
Figure 74 – Séquence d'essais 'RANDOMISE: command in-between'	255
Figure 75 – Séquence d'essais 'COMPARE'	256
Figure 76 – Séquence d'essais 'WITHDRAW'	258
Figure 77 – Séquence d'essais 'PROGRAM SHORT ADDRESS'	260
Figure 78 – Séquence d'essais 'VERIFY SHORT ADDRESS'	261
Figure 79 – Séquence d'essais 'QUERY SHORT ADDRESS'	263
Figure 80 – Séquence d'essais 'SEARCH ADDRESS: reset value'	264
Figure 81 – Séquence d'essais 'QUERY DEVICE TYPE'	265
Figure 82 – Séquence d'essais 'QUERY LAMP FAILURE'	266
Figure 83 – Séquence d'essais 'QUERY LAMP POWER ON'	267
Figure 84 – Séquence d'essais 'QUERY LIMIT ERROR'	268
Figure 85 – Séquence d'essais 'QUERY POWER FAILURE'	269
Figure 86 – Séquence d'essais 'QUERY STATUS: control gear ok'	270
Figure 87 – Séquence d'essais 'QUERY STATUS: fade running'	271
Figure 88 – Séquence d'essais 'RESERVED: standard commands'	272
Figure 89 – Séquence d'essais 'Application extended commands'	273
Figure 90 – Séquence d'essais 'RESERVED: special commands 1'	274
Figure 91 – Séquence d'essais 'RESERVED: special commands 2'	275
Figure 92 – Séquence d'essais 'Not supported device types'	276

Tableau 1 – Courbe de gradation logarithmique avec une puissance d'arc minimale de 0,1 %	157
Tableau 2 – Durées et vitesses de modification de l'intensité lumineuse	159
Tableau 3 – Carte de la mémoire du bloc de mémoire 0	162
Tableau 4 – Carte de la mémoire du bloc de mémoire 1	163
Tableau 5 – Carte de la mémoire d'autres blocs de mémoire	164
Tableau 6 – Déclaration des variables	165
Tableau 7 – Résumé du répertoire de commandes	178
Tableau 8 – Combinaisons de cadencement pour la séquence d'essais 'Pulse width'	190
Tableau 9 – Paramètres pour la séquence d'essais 'RESET'	199
Tableau 10 – Paramètres pour la séquence d'essais '10 ms-timeout'	202
Tableau 11 – Paramètres pour la séquence d'essais 'Commands in-between'	204
Tableau 12 – Paramètres pour la séquence d'essais 'Persistent memory'	208
Tableau 13 – Paramètres pour la séquence d'essais 'DTR1'	209
Tableau 14 – Paramètres pour la séquence d'essais 'DTR2'	210
Tableau 15 – Paramètres pour la séquence d'essais 'STORE THE DTR AS MAX LEVEL'	211
Tableau 16 – Paramètres pour la séquence d'essais 'STORE THE DTR AS MIN LEVEL'	212
Tableau 17 – Paramètres pour la séquence d'essais 'STORE THE DTR AS SYSTEM FAILURE LEVEL'	213
Tableau 18 – Paramètres pour la séquence d'essais 'STORE THE DTR AS POWER ON LEVEL'	215
Tableau 19 – Paramètres pour la séquence d'essais 'STORE THE DTR AS FADE TIME'	217
Tableau 20 – Paramètres pour la séquence d'essais 'STORE THE DTR AS FADE TIME'	219
Tableau 21 – Paramètres pour la séquence d'essais 'STORE THE DTR AS FADE TIME'	220
Tableau 22 – Paramètres pour la séquence d'essais 'ADD TO GROUP' / 'REMOVE FROM GROUP'	223
Tableau 23 – Paramètres pour la séquence d'essais 'STORE THE DTR AS SHORT ADDRESS'	223
Tableau 24 – Paramètres pour la séquence d'essais 'ENABLE WRITE MEMORY'	228
Tableau 25 – Paramètres pour la séquence d'essais 'FADE TIME'	229
Tableau 26 – Paramètres pour la séquence d'essais 'FADE RATE'	230
Tableau 27 – Paramètres pour la séquence d'essais 'Logarithmic dimming curve'	231
Tableau 28 – Paramètres pour la séquence d'essais 'Dimming curve: DAPC SEQUENCE'	235
Tableau 29 – Paramètres pour la séquence d'essais 'DIRECT ARC POWER CONTROL'	237
Tableau 30 – Paramètres pour la séquence d'essais 'COMPARE'	256
Tableau 31 – Paramètres pour la séquence d'essais 'COMPARE'	257
Tableau 32 – Paramètres pour la séquence d'essais 'PROGRAM SHORT ADDRESS'	259
Tableau 33 – Paramètres pour la séquence d'essais 'QUERY SHORT ADDRESS'	262
Tableau 34 – Paramètres pour la séquence d'essais 'QUERY LIMIT ERROR'	269

Tableau 35 – Paramètres pour la séquence d'essais 'RESERVED: standard commands'	272
Tableau 36 – Paramètres pour la séquence d'essais 'RESERVED: special commands 1'	274
Tableau 37 – Paramètres pour la séquence d'essais 'RESERVED: special commands 2'	275
Tableau B.1 – Liste des types de dispositif	279

Withdrawn

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

INTERFACE D'ÉCLAIRAGE ADRESSABLE NUMÉRIQUE –

Partie 102: Exigences générales – Appareillages de commande

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications, la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La norme internationale CEI 62386-102 a été établie par le sous-comité 34C: Appareils auxiliaires pour lampes, du comité d'études 34 de la CEI: Lampes et équipements associés.

La présente Norme internationale, ainsi que la CEI 62386-101 et la CEI 62386-201, remplacent l'Article E.4 « Commande par signaux numériques » et l'Annexe G « Procédures d'essai pour les ballasts avec interface de commande numérique selon l'Article E.4 » de la CEI 60929:2006.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
34C/874/FDIS	34C/883/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

La présente Partie 102 est destinée à être utilisée conjointement avec la Partie 101 appropriée, qui contient les exigences générales pour le type de produit applicable (système), et avec la partie 2XX appropriée (exigences particulières pour les appareillages) qui comporte les articles complétant ou modifiant les articles correspondants de la Partie 101 et Partie 102, afin d'établir les règles complètes pour chaque type de produit.

Une liste de toutes les parties de la série CEI 62386, présentées sous le titre général: *Interface d'éclairage adressable numérique*, est donnée sur le site web de la CEI.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de maintenance indiquée sur le site web de la CEI sous "http://webstore.iec.ch" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

INTRODUCTION

La première édition de la norme CEI 62386-102 est publiée conjointement à la CEI 62386-101 et avec les diverses parties qui composent la série CEI 62386-200 relatives aux appareillages. Une série de parties relatives aux dispositifs de commande (à publier en tant que norme d'exigences générales CEI 62386-103 et les diverses parties qui composent la série CEI 62386-300 donnant des exigences particulières pour les dispositifs de commande) est à l'étude. La présentation de la CEI 62386 en parties publiées séparément facilitera les futurs amendements et révisions. Des exigences supplémentaires seront ajoutées si, et quand le besoin en sera reconnu.

La présente Norme internationale, et les autres parties qui composent la série CEI 62386-100, en faisant référence à un article quelconque de la CEI 62386-101 ou la CEI 62386-102, spécifient la mesure dans laquelle un article s'applique et l'ordre dans lequel les essais doivent être effectués. Les parties contiennent également des exigences supplémentaires, s'il y a lieu. Toutes les parties composant la série CEI 62386-100 sont autonomes et, par conséquent, ne contiennent pas de références les unes aux autres.

Lorsque les exigences d'un quelconque des articles de la CEI 62386-101 sont citées en référence dans la présente Norme internationale par la phrase « Les exigences de l'article « n » de la CEI 62386-101 s'appliquent », cette phrase doit être interprétée comme signifiant que toutes les exigences de l'article en question de la Partie 101 s'appliquent, excepté celles qui ne s'appliquent manifestement pas au type d'appareillage spécifique.

L'objet de la normalisation de l'interface de commande par signaux numériques des appareils électroniques est d'atteindre l'interopérabilité des systèmes multi-constructeurs entre les appareillages électroniques et les dispositifs de commande d'éclairage, à un niveau inférieur à celui des systèmes de gestion des bâtiments. Sauf indication contraire, tous les nombres utilisés dans la présente Norme internationale sont des nombres décimaux. Les nombres hexadécimaux sont donnés dans le format 0xVV où VV constitue la valeur. Les nombres binaires sont donnés dans le format XXXXXXXXb ou dans le format XXXX XXXX, où X est égal à 0 ou 1; « x » dans les nombres binaires signifie « que la valeur n'a pas d'influence ».

INTERFACE D'ÉCLAIRAGE ADRESSABLE NUMÉRIQUE –

Partie 102: Exigences générales – Appareillages de commande

1 Domaine d'application

La présente norme internationale spécifie un protocole et des méthodes d'essai pour la commande par signaux numériques des appareillages de commande électroniques destinés à être utilisés dans les alimentations alternatives ou continues.

NOTE Les essais décrits dans la présente norme sont des essais de type. Les exigences relatives aux essais des appareillages individuels en cours de production ne sont pas incluses.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60929:2006, *Ballasts électroniques alimentés en courant alternatif pour lampes tubulaires à fluorescence – Exigences de performances*

CEI 61347-2-3, *Appareillages de lampes – Partie 2-3: Prescriptions particulières pour les ballasts électroniques alimentés en courant alternatif pour lampes fluorescentes*

CEI 62386-101:2009, *Interface d'éclairage adressable numérique – Partie 101: Exigences générales – Système*