

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**EMC IC modelling –
Part 2: Models of integrated circuits for EMI behavioural simulation – Conducted
emissions modelling (ICEM-CE)**

**Modèles de circuits intégrés pour la CEM –
Partie 2: Modèles de circuits intégrés pour la simulation du comportement lors
de perturbations électromagnétiques – Modélisation des émissions conduites
(ICEM-CE)**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

PRICE CODE
CODE PRIX



ICS 31.200

ISBN 978-2-83220-593-8

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

CONTENTS

FOREWORD.....	5
1 Scope	7
2 Normative references	7
3 Terms and definitions	7
4 Philosophy	8
4.1 General.....	8
4.2 Conducted emission from core activity (digital culprit).....	8
4.3 Conducted emission from I/O activity	9
5 Basic components	9
5.1 General.....	9
5.2 Internal Activity (IA)	9
5.3 Passive Distribution Network (PDN)	10
6 IC macro-models	12
6.1 General.....	12
6.2 General IC macro-model.....	12
6.3 Block-based IC macro-model	13
6.3.1 Block component	13
6.3.2 Inter-Block Coupling component (IBC).....	14
6.3.3 Block-based IC macro-model structure	15
6.4 Sub-model-based IC macro-model.....	17
6.4.1 Sub-model component	17
6.4.2 Sub-model-based IC macro-model structure	18
7 Requirements for parameter extraction.....	19
7.1 General.....	19
7.2 Environmental extraction constraints.....	19
7.3 IA parameter extraction	19
7.4 PDN parameter extraction.....	19
7.5 IBC parameter extraction	19
Annex A (informative) Model parameter generation.....	20
Annex B (informative) Decoupling capacitors optimization	38
Annex C (informative) Conducted emission prediction.....	40
Annex D (informative) Conducted emission prediction at PCB level.....	41
Bibliography	43
Figure 1 – Decomposition example of a digital IC for conducted emissions analysis	8
Figure 2 – IA component.....	9
Figure 3 – Example of IA characteristics in time domain	10
Figure 4 – Example of IA characteristics in frequency domain	10
Figure 5 – Example of a four-terminal PDN using lumped elements.....	11
Figure 6 – Example of a seven-terminal PDN using distributed elements.....	11
Figure 7 – Example of a twelve-terminal PDN using matrix representation.....	12
Figure 8 – General IC macro-model.....	13
Figure 9 – Example of block component	13
Figure 10 – Example of block components for I/Os	14

Figure 11 – Example of IBC with two internal terminals.....	15
Figure 12 – Relationship between blocks and IBC	15
Figure 13 – Block-based IC macro-model	16
Figure 14 – Example of block-based IC macro-model	17
Figure 15 – Example of simple sub-model	18
Figure 16 – Sub-model-based IC macro-model	18
Figure A.1 – Typical characterization current gate schematic	22
Figure A.2 – Current peak during switching transition	22
Figure A.3 – Example of IA extraction procedure from design	23
Figure A.4 – Technology Influence	23
Figure A.5 – Final current waveform for a program period.....	24
Figure A.6 – Comparison between measurement and simulation	24
Figure A.7 – Lumped element model of a package.....	25
Figure A.8 – Circuit structure of the netlist.....	26
Figure A.9 – Principle of the IA computation	27
Figure A.10 – Process involved to model $i_A(t)$	27
Figure A.11 – $i_{Ext}(t)$ measured using IEC 61967-4	28
Figure A.12 – $i_A(t)$ and $i_{Ext}(t)$ profiles	28
Figure A.13 – Example of a hardware set-up used to extract the PDN parameters.....	30
Figure A.14 – Miniature 50 Ω coaxial connectors.....	30
Figure A.15 – Impedance probe using two miniature coaxial connectors.....	31
Figure A.16 – Open and short terminations.....	31
Figure A.17 – Measurement probe model	31
Figure A.18 – De-embedding principle.....	32
Figure A.19 – Example of a predefined PDN structure	33
Figure A.20 – RL configuration.....	34
Figure A.21 – RLC configuration	34
Figure A.22 – RLC with magnetic coupling configuration.....	35
Figure A.23 – Impedance seen from Vcc and Gnd	35
Figure A.24 – Complete PDN component.....	36
Figure A.25 – Set-up for correlation (left), measurement and prediction (right)	37
Figure A.26 – Set-up used to measure the internal decoupling capacitor.....	37
Figure B.1 – Equivalent schematic of the complete electronic system.....	38
Figure B.2 – Impedance prediction and measurements	39
Figure C.1 – IEC 61967-4 test set-up standard	40
Figure C.2 – Comparison between prediction and measurement	40
Figure D.1 – Prediction of the Vd _{cc} noise level at PCB level	41
Figure D.2 – Good agreements on the noise envelope	42

Table A.1 – Typical parameters for CMOS logic technologies	20
Table A.2 – Typical number of logic gates vs. CPU technology	21
Table A.3 – R, L and C parameters for various package types	21
Table A.4 – Measurement configurations and extracted RLC parameters	33

Withdrawn

INTERNATIONAL ELECTROTECHNICAL COMMISSION

EMC IC MODELLING –

Part 2: Models of integrated circuits for EMI behavioural simulation –
Conducted emissions modelling (ICEM-CE)

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with an IEC Publication.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62433-2 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

This bilingual version (2013-01) corresponds to the monolingual English version, published in 2008-10.

The text of this standard is based on the following documents:

FDIS	Report on voting
47A/794/FDIS	47A/799/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The French version of this standard has not been voted upon.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all the parts in the IEC 62433 series, under the general title *EMC IC modelling*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the maintenance result date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The “colour inside” logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this publication using a colour printer.

Withdrawn

EMC IC MODELLING –

Part 2: Models of integrated circuits for EMI behavioural simulation – Conducted emissions modelling (ICEM-CE)

1 Scope

This part of IEC 62433 specifies macro-models for ICs to simulate conducted electromagnetic emissions on a printed circuit board. The model is commonly called Integrated Circuit Emission Model - Conducted Emission (ICEM-CE).

The ICEM-CE model can also be used for modelling an IC-die, a functional block and an Intellectual Property block (IP).

The ICEM-CE model can be used to model both digital and analogue ICs.

Basically, conducted emissions have two origins:

- conducted emissions through power supply terminals and ground reference structures;
- conducted emissions through input/output (I/O) terminals.

The ICEM-CE model addresses those two types of origins in a single approach.

This standard defines structures and components of the macro-model for EMI simulation taking into account the IC's internal activities.

This standard gives general data, which can be implemented in different formats or languages such as IBIS, IMIC, SPICE, VHDL-AMS and Verilog. SPICE is however chosen as default simulation environment to cover all the conducted emissions.

This standard also specifies requirements for information that shall be incorporated in each ICEM-CE model or component part of the model for model circulation, but description syntax is not within the scope of this standard.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 61967 (all parts), *Integrated Circuits – Measurement of electromagnetic emissions, 150 KHz to 1 GHz*

IEC 61967-4, *Integrated circuits – Measurement of electromagnetic emissions, 150 kHz to 1 GHz – Part 4: Measurement of conducted emissions – 1 Ω /150 Ω direct coupling method*

SOMMAIRE

AVANT-PROPOS.....	47
1 Domaine d'application.....	49
2 Références normatives.....	49
3 Termes et définitions.....	50
4 Philosophie.....	50
4.1 Généralités.....	50
4.2 Émission conduite provenant de l'activité du cœur (cause numérique).....	51
4.3 Émission conduite provenant de l'activité d'E/S.....	51
5 Composants de base.....	51
5.1 Généralités.....	51
5.2 Activité interne (IA).....	51
5.3 Réseau de distribution passif (PDN).....	53
6 Macromodèles de circuit intégré.....	55
6.1 Généralités.....	55
6.2 Macromodèle général de circuit intégré.....	55
6.3 Macromodèle de circuit intégré à base de blocs.....	56
6.3.1 Composant de bloc.....	56
6.3.2 Composant de couplage entre blocs (IBC).....	58
6.3.3 Structure de macromodèle de circuit intégré à base de blocs.....	59
6.4 Macromodèle de circuit intégré à base de sous-modèles.....	61
6.4.1 Composant de sous-modèle.....	61
6.4.2 Structure de macromodèle de circuit intégré à base de sous-modèles.....	62
7 Exigences relatives à l'extraction de paramètres.....	63
7.1 Généralités.....	63
7.2 Contrainte d'extraction liées à l'environnement.....	63
7.3 Extraction des paramètres d'IA.....	64
7.4 Extraction des paramètres du PDN.....	64
7.5 Extraction des paramètres d'IBC.....	64
Annexe A (informative) Génération des paramètres de modèle.....	65
Annexe B (informative) Optimisation des condensateurs de découplage.....	87
Annexe C (informative) Prédiction de l'émission conduite.....	89
Annexe D (informative) Prédiction de l'émission conduite au niveau de la carte de circuit imprimé.....	91
Bibliographie.....	93
Figure 1 – Exemple de décomposition d'un circuit intégré numérique pour l'analyse des émissions conduites.....	51
Figure 2 – Composant d'IA.....	52
Figure 3 – Exemple de caractéristiques d'IA dans le domaine temporel.....	53
Figure 4 – Exemple de caractéristiques d'IA dans le domaine fréquentiel.....	53
Figure 5 – Exemple de PDN à quatre bornes utilisant des éléments à constantes localisées.....	54
Figure 6 – Exemple de PDN à sept bornes utilisant des éléments à constantes réparties.....	54
Figure 7 – Exemple de PDN à douze bornes utilisant une représentation matricielle.....	55

Figure 8 – Macromodèle général de circuit intégré	56
Figure 9 – Exemple de composant de bloc	57
Figure 10 – Exemple de composants de bloc pour E/S.....	58
Figure 11 – Exemple d'IBC avec deux bornes internes	59
Figure 12 – Relation entre blocs et IBC	59
Figure 13 – Macromodèle de circuit intégré à base de blocs	60
Figure 14 – Exemple de macromodèle de circuit intégré à base de blocs	61
Figure 15 – Exemple simple de sous-modèle.....	62
Figure 16 – Macromodèle de circuit intégré à base de sous-modèles	63
Figure A.1 – Schéma type de caractérisation de porte de courant	67
Figure A.2 – Courant crête pendant une transition de commutation.....	68
Figure A.3 – Exemple de procédure d'extraction d'IA à partir de la conception	69
Figure A.4 – Influence de la technologie.....	69
Figure A.5 – Forme d'onde de courant finale pour une période de programme.....	70
Figure A.6 – Comparaison entre la mesure et la simulation.....	71
Figure A.7 – Modèle d'élément à constantes localisées d'un boîtier.....	72
Figure A.8 – Structure des circuits de la liste d'interconnexions	73
Figure A.9 – Principe du calcul d'IA.....	74
Figure A.10 – Processus impliqué pour modéliser $i_A(t)$	74
Figure A.11 – $i_{Ext}(t)$ mesuré en utilisant la CEI 61967-4.....	75
Figure A.12 – Profils de $i_A(t)$ et $i_{Ext}(t)$	75
Figure A.13 – Exemple de montage matériel utilisé pour extraire les paramètres du PDN	77
Figure A.14 – Connecteurs coaxiaux miniatures 50 Ω	78
Figure A.15 – Sonde d'impédance utilisant deux connecteurs coaxiaux miniatures	78
Figure A.16 – Terminaisons en circuit ouvert et en court-circuit	79
Figure A.17 – Modèle de sonde de mesure.....	79
Figure A.18 – Principe d'extraction.....	80
Figure A.19 – Exemple de structure de PDN prédéfinie.....	81
Figure A.20 – Configuration RL	82
Figure A.21 – Configuration RLC.....	83
Figure A.22 – Configuration RLC avec couplage magnétique	83
Figure A.23 – Impédance vue de Vcc et Gnd.....	83
Figure A.24 – Composant de PDN complet.....	84
Figure A.25 – Montage pour mesure de corrélation (gauche) et prédiction (droite).....	85
Figure A.26 – Montage utilisé pour mesurer le condensateur de découplage interne	86
Figure B.1 – Schéma équivalent du système électronique complet.....	87
Figure B.2 – Prédiction et mesures d'impédance	88
Figure C.1 – Montage d'essai standard selon la CEI 61967-4.....	89
Figure C.2 – Comparaison entre la prédiction et la mesure	90
Figure D.1 – Prédiction du niveau de bruit de Vddc au niveau de la carte de circuit imprimé	91
Figure D.2 – Bonnes correspondances sur l'enveloppe du bruit.....	92

Tableau A.1 – Paramètres types pour les technologies en logique CMOS	65
Tableau A.2 – Nombre type de portes logiques en fonction de la technologie du CPU	66
Tableau A.3 – Paramètres R, L et C pour divers types de boîtier.....	66
Tableau A.4 – Configurations de mesure et paramètres RLC extraits	81

Withdrawn

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

MODÈLES DE CIRCUITS INTÉGRÉS POUR LA CEM –

Partie 2: Modèles de circuits intégrés pour la simulation du comportement lors de perturbations électromagnétiques – Modélisation des émissions conduites (ICEM-CE)

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications, la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 62433-2 a été établie par le sous-comité 47A: Circuits intégrés, du Comité d'étude 47 de la CEI: Dispositifs à semiconducteurs.

La présente version bilingue (2013-01) correspond à la version anglaise monolingue publiée en 2008-10.

Le texte anglais de cette norme est issu des documents 47A/794/FDIS et 47A/799/RVD.

Le rapport de vote 47A/799/RVD donne toute information sur le vote ayant abouti à l'approbation de cette norme.

La version française n'a pas été soumise au vote.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

Une liste de toutes les parties de la série CEI 62433, présentées sous le titre général *Modèles de circuits intégrés pour la CEM*, peut être consultée sur le site web de la CEI

Le comité a décidé que le contenu de cette publication restera inchangé jusqu'à la date des résultats de maintenance indiquée sur le site Web de la CEI, "<http://webstore.iec.ch>", pour les données concernant la publication spécifique. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "*colour inside*" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

Withdrawal

MODÈLES DE CIRCUITS INTÉGRÉS POUR LA CEM –

Partie 2: Modèles de circuits intégrés pour la simulation du comportement lors de perturbations électromagnétiques – Modélisation des émissions conduites (ICEM-CE)

1 Domaine d'application

La présente partie de la CEI 62433 définit des macromodèles pour circuits intégrés, destinés à simuler les émissions électromagnétiques conduites sur une carte de circuit imprimé. On appelle habituellement ce modèle: Modèle des émissions de circuits intégrés – Émission conduite (ICEM-CE).

Le modèle ICEM-CE peut également être utilisé pour modéliser une puce de circuit intégré, un bloc fonctionnel et un bloc à propriété intellectuelle (IP).

Le modèle ICEM-CE peut être utilisé pour modéliser à la fois des circuits intégrés numériques et analogiques.

Les émissions conduites ont fondamentalement deux origines:

- les émissions conduites par l'intermédiaire des bornes d'alimentation et des structures de référence de masse;
- les émissions conduites par l'intermédiaire des bornes d'entrée/sortie (E/S).

Le modèle ICEM-CE traite ces deux types d'origine en une approche unique.

La présente norme définit les structures et les composants du macromodèle pour la simulation des perturbations électromagnétiques en tenant compte des activités internes du circuit intégré.

La présente norme fournit des données générales, pouvant être mises en œuvre dans des formats ou des langages différents tels que: IBIS, IMIC, SPICE, VHDL-AMS et Verilog. On choisit toutefois SPICE comme environnement de simulation par défaut pour couvrir la totalité des émissions conduites.

La présente norme spécifie également les exigences relatives aux informations qui doivent être incorporées dans chaque modèle ICEM-CE ou élément constituant du modèle pour la circulation du modèle. La syntaxe de la description ne fait toutefois pas partie du domaine d'application de la présente norme.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 61967 (toutes les parties), *Circuits intégrés – Mesure des émissions électromagnétiques, 150 KHz à 1 GHz*

CEI 61967-4, *Circuits intégrés – Mesure des émissions électromagnétiques, 150 kHz à 1 GHz – Partie 4: Mesure des émissions conduites – Méthode par couplage direct 1 Ω /150 Ω*