

**NORME  
INTERNATIONALE  
INTERNATIONAL  
STANDARD**

**CEI  
IEC**

**60748-2**

Deuxième édition  
Second edition  
1997-12

---

---

**Dispositifs à semiconducteurs –  
Circuits intégrés –**

**Partie 2:  
Circuits intégrés numériques**

**Semiconductor devices –  
Integrated circuits –**

**Part 2:  
Digital integrated circuits**

© IEC 1997 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission  
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland  
IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale  
International Electrotechnical Commission  
Международная Электротехническая Комиссия

CODE PRIX  
PRICE CODE **XH**

*For price, see current catalogue*

## SOMMAIRE

	Pages
AVANT-PROPOS .....	16
Articles	
<b>CHAPITRE I: GÉNÉRALITÉS</b>	
1 Domaine d'application.....	18
2 Références normatives .....	18
<b>CHAPITRE II: TERMINOLOGIE ET SYMBOLES LITTÉRAUX</b>	
1 Terminologie pour les circuits intégrés combinatoires et séquentiels .....	20
1.1 Termes généraux .....	20
1.2 Termes relatifs à la fonction.....	20
1.3 Types de circuits .....	26
1.4 Termes relatifs aux valeurs limites et aux caractéristiques .....	32
1.5 Concept de verrouillage .....	36
2 Exemples .....	36
3 Terminologie pour les mémoires à circuit intégré.....	66
3.1 Termes généraux .....	66
3.2 Termes généraux relatifs à la fonction et à l'organisation d'une mémoire.....	68
3.3 Types de mémoires .....	70
3.4 Termes relatifs aux valeurs limites et aux caractéristiques .....	74
3.5 Formes d'onde typiques pour les mémoires à écriture-lecture à fonctionnement statique.....	76
3.6 Termes et descriptions pour les configurations de test pour l'essai des mémoires.....	86
4 Terminologie pour les microprocesseurs à circuit intégré .....	98
5 Terminologie pour les dispositifs à transfert de charge .....	98
6 Symboles littéraux pour circuits combinatoires et séquentiels .....	106
7 Symboles littéraux pour les paramètres dynamiques des circuits intégrés séquentiels, y compris des mémoires .....	106
8 Termes et définitions supplémentaires pour les circuits intégrés numériques.....	132
9 Classification des réseaux logiques programmables (PLDs) .....	132
<b>CHAPITRE III: VALEURS LIMITES ET CARACTÉRISTIQUES ESSENTIELLES</b>	
<b>SECTION UN – GÉNÉRALITÉS SUR LES CIRCUITS INTÉGRÉS NUMÉRIQUES</b>	
1 Identification et description du circuit .....	134
1.1 Désignation et type .....	134
1.2 Technologie.....	134
1.3 Identification du boîtier .....	134
2 Spécifications fonctionnelles .....	134
2.1 Schéma synoptique .....	134
2.2 Description fonctionnelle.....	136
2.3 Structures complexes .....	136

## CONTENTS

	Page
FOREWORD .....	17
Clause	
<b>CHAPTER I: GENERAL</b>	
1 Scope.....	19
2 Normative references.....	19
<b>CHAPTER II: TERMINOLOGY AND LETTER SYMBOLS</b>	
1 Terminology for combinatorial and sequential integrated circuits.....	21
1.1 General terms.....	21
1.2 Terms related to functions .....	21
1.3 Types of circuits .....	27
1.4 Terms related to ratings and characteristics .....	33
1.5 Latch-up concept.....	37
2 Examples .....	37
3 Terminology for integrated circuit memories .....	67
3.1 General terms.....	67
3.2 General terms relating to memory function and organization.....	69
3.3 Types of memories .....	71
3.4 Terms related to ratings and characteristics .....	75
3.5 Typical waveforms for static read/write memories .....	77
3.6 Terms and descriptions for test patterns for memory testing.....	87
4 Terminology for integrated circuit microprocessors.....	99
5 Terminology for charge-transfer devices .....	99
6 Letter symbols for combinatorial and sequential circuits .....	107
7 Letter symbols for the dynamic parameters of sequential integrated circuits, including memories .....	107
8 Additional terms and definitions for digital integrated circuits .....	133
9 Classification of programmable logic devices (PLDs).....	133
<b>CHAPTER III: ESSENTIAL RATINGS AND CHARACTERISTICS</b>	
<b>SECTION ONE — DIGITAL INTEGRATED CIRCUITS, GENERAL</b>	
1 Circuit identification and description .....	135
1.1 Designation and type .....	135
1.2 Technology.....	135
1.3 Package identification.....	135
2 Functional specifications.....	135
2.1 Block diagram.....	135
2.2 Functional description.....	137
2.3 Complex structures.....	137

3	Valeurs limites .....	136
3.1	Tensions et courants continus.....	138
3.2	Tensions et courants non continus.....	138
3.3	Températures.....	138
3.4	Aptitude à supporter un court-circuit.....	138
4	Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement spécifiée) .....	138
5	Caractéristiques électriques statiques pour les circuits intégrés bipolaires.....	140
5.1	Caractéristiques essentielles en tension des signaux numériques .....	140
5.2	Tension d'écrêtage d'entrée (s'il y a lieu) .....	142
5.3	Caractéristiques essentielles des courants d'entrée et de sortie .....	142
5.4	Conditions appliquées pour le pire cas.....	148
5.5	Caractéristiques du phénomène de verrouillage .....	148
6	Caractéristiques électriques statiques et quasi statiques pour les circuits intégrés MOS.....	150
6.1	Caractéristiques essentielles en tension des signaux numériques .....	150
6.2	Caractéristiques essentielles des courants.....	150
6.3	Caractéristiques du phénomène de verrouillage .....	152
7	Caractéristiques électriques dynamiques .....	152
7.1	Introduction .....	154
7.2	Temps caractérisant la réponse d'un circuit .....	154
7.3	Exigences sur les entrées pour assurer un fonctionnement séquentiel correct....	156
7.4	Impédances d'entrée et de sortie .....	158
8	Puissance totale ou courants fournis par les alimentations .....	162
9	Courant total extrait des alimentations (fonctionnement dynamique).....	162
10	Informations sur les impulsions de commande (s'il y a lieu).....	164
11	Résistance d'isolement .....	164
12	Valeurs limites, caractéristiques mécaniques et autres données.....	164
13	Informations supplémentaires .....	164
13.1	Facteur de charge de sortie .....	164
13.2	Marges de protection contre les perturbations .....	164
13.3	Interconnexions de circuits intégrés numériques .....	164
14	Précautions de manipulation .....	164

## ANNEXE À LA SECTION UN – Spécification des caractéristiques

### SECTION DEUX – MÉMOIRES À CIRCUIT INTÉGRÉ

#### A. Mémoires à lecture-écriture à fonctionnement statique et à fonctionnement dynamique et mémoires à lecture seule

1	Identification et description du circuit .....	168
2	Spécifications fonctionnelles .....	168
2.1	Schéma synoptique .....	168
2.2	Description fonctionnelle.....	168
3	Valeurs limites.....	168
4	Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement spécifiée) .....	170
5	Caractéristiques électriques statiques pour les mémoires bipolaires.....	170
6	Caractéristiques électriques statiques pour les mémoires MOS .....	170

3	Ratings (limiting values).....	137
3.1	Continuous voltages and currents .....	139
3.2	Non-continuous voltages and currents .....	139
3.3	Temperatures.....	139
3.4	Capability of sustaining a short circuit .....	139
4	Recommended operating conditions (within the specified operating temperature range) ..	139
5	Static electrical characteristics for bipolar integrated circuits .....	141
5.1	Essential characteristics of the digital voltage signals.....	141
5.2	Input clamping voltage (where appropriate) .....	143
5.3	Essential characteristics for input and output currents.....	143
5.4	Applied conditions for worst case .....	149
5.5	Latch-up characteristics.....	149
6	Static and quasi-static electrical characteristics for MOS integrated circuits.....	151
6.1	Essential characteristics of the digital voltage signals.....	151
6.2	Essential characteristics for currents.....	151
6.3	Latch-up characteristics.....	153
7	Dynamic electrical characteristics .....	153
7.1	Introduction .....	155
7.2	Times characterizing the response of the circuit.....	155
7.3	Requirements at the inputs to ensure correct sequential operation .....	157
7.4	Input and output impedances .....	159
8	Total power or currents provided from the supplies .....	163
9	Total current drawn from the power supplies (dynamic operation).....	163
10	Command pulse information (where appropriate) .....	165
11	Insulation resistance.....	165
12	Mechanical ratings, characteristics and other data .....	165
13	Supplementary information .....	165
13.1	Output loading capability.....	165
13.2	Noise margins .....	165
13.3	Interconnections of digital integrated circuits.....	165
14	Handling precautions .....	165

#### APPENDIX TO SECTION ONE — Specification of characteristics

#### SECTION TWO — INTEGRATED CIRCUIT MEMORIES

##### A. Static and dynamic read/write memories and read-only memories

1	Circuit identification and description .....	169
2	Functional specifications.....	169
2.1	Block diagram.....	169
2.2	Functional description.....	169
3	Ratings (limiting values).....	169
4	Recommended operating conditions (within the specified operating temperature range) .....	171
5	Static electrical characteristics for bipolar memories .....	171
6	Static electrical characteristics for MOS memories .....	171

7	Caractéristiques électriques dynamiques .....	170
7.1	Temps caractérisant la réponse du circuit .....	170
7.2	Exigences sur les entrées pour assurer un fonctionnement séquentiel correct ....	172
7.3	Capacités d'entrée et de sortie.....	180
8	Puissance ou courant fourni par chaque alimentation (cas du fonctionnement statique)	182
9	Puissance ou courant fourni par chaque alimentation (cas du fonctionnement dynamique) .	182
10	Valeurs limites, caractéristiques mécaniques et autres données.....	182
11	Informations supplémentaires .....	182
11.1	Facteur de charge de sortie .....	182
11.2	Marges de protection contre les perturbations .....	182
11.3	Interconnexions de circuits similaires.....	182
11.4	Type de circuit de sortie.....	182
11.5	Interconnexions avec d'autres types de circuits.....	182
12	Précautions de manipulation .....	182
 B. Mémoires à lecture seule à contenu programmable par l'utilisateur		
1	Identification et description du circuit .....	184
2	Spécifications fonctionnelles .....	184
2.1	Schéma synoptique .....	184
2.2	Identification des bornes.....	184
2.3	Description fonctionnelle.....	186
3	Valeurs limites .....	186
4	Mode de lecture.....	186
4.1	Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement spécifiée) .....	186
4.2	Caractéristiques électriques statiques.....	186
4.3	Caractéristiques électriques dynamiques .....	188
4.4	Exigences de temps .....	188
5	Mode de programmation .....	188
5.1	Procédure de programmation.....	188
5.2	Conditions de programmation recommandées.....	188
5.3	Exigences de temps .....	190
6	Mode d'effacement (si applicable).....	190
6.1	Mémoires effaçables électriquement .....	190
6.2	Mémoires effaçables par ultraviolet.....	192
7	Nombre de cycles de programmation-effacement.....	192
8	Informations concernant la rétention des données.....	194
9	Puissance ou courant fourni par chaque alimentation (cas du fonctionnement statique)	194
10	Puissance ou courant fourni par chaque alimentation (cas du fonctionnement dynamique) .	194
11	Valeurs limites et caractéristiques mécaniques et autres données.....	194
12	Informations supplémentaires .....	194
12.1	Capacité de charge de sortie .....	194
12.2	Marges de protection contre les perturbations électriques .....	194
12.3	Interconnexions de circuits similaires.....	194
12.4	Type de circuit de sortie.....	196
12.5	Interconnexions à d'autres types de circuits .....	196
13	Précautions de manipulation .....	196

7	Dynamic electrical characteristics .....	171
7.1	Times characterizing the response of the circuit .....	171
7.2	Requirements at the inputs to ensure correct sequential operation .....	173
7.3	Input and output capacitances .....	181
8	Power or current drawn from each supply (static operation) .....	183
9	Power or current drawn from each supply (dynamic operation) .....	183
10	Mechanical ratings, characteristics and other data .....	183
11	Supplementary information .....	183
11.1	Output loading capability .....	183
11.2	Noise margins .....	183
11.3	Interconnections of similar units .....	183
11.4	Type of output circuit .....	183
11.5	Interconnections to other types of circuits .....	183
12	Handling precautions .....	183
<b>B. Field-programmable read-only memories</b>		
1	Circuit identification and description .....	185
2	Functional specifications .....	185
2.1	Block diagram .....	185
2.2	Identification of terminals .....	185
2.3	Functional description .....	187
3	Ratings (limiting values) .....	187
4	Read mode .....	187
4.1	Recommended operating conditions (within the specified operating temperature range) .....	187
4.2	Static electrical characteristics .....	187
4.3	Dynamic electrical characteristics .....	189
4.4	Timing requirements .....	189
5	Programming mode .....	189
5.1	Programming procedure .....	189
5.2	Recommended programming conditions .....	189
5.3	Timing requirements .....	191
6	Erasing mode (if applicable) .....	191
6.1	Electrically erasable memories .....	191
6.2	Ultraviolet erasable memories .....	193
7	Number of programming-erasing cycles .....	193
8	Data retention information .....	195
9	Power or current drawn from each supply (static operation) .....	195
10	Power or current drawn from each supply (dynamic operation) .....	195
11	Mechanical ratings, characteristics and other data .....	195
12	Supplementary information .....	195
12.1	Output loading capability .....	195
12.2	Electrical noise margins .....	195
12.3	Interconnections of similar units .....	195
12.4	Type of output circuit .....	197
12.5	Interconnections to other types of circuits .....	197
13	Handling precautions .....	197

## C. Mémoires à contenu adressable (CAM)

1	Identification et description du circuit .....	198
2	Spécifications fonctionnelles .....	198
2.1	Schéma fonctionnel .....	198
2.2	Description fonctionnelle.....	198
2.3	Jeu d'instructions.....	198
2.4	Mode d'opération .....	200
3	Les stipulations des articles 3 à 6 de la section deux A s'appliquent .....	200
4	Les stipulations de l'article 7 et du 7.1 de la section deux A s'appliquent à l'exception du 7.1.1 qui est remplacé par ce qui suit.....	200
5	Les stipulations des 7.2 et 7.3 de la section deux A s'appliquent .....	200
6	Les stipulations des articles 8 à 12 de la section deux A s'appliquent .....	200

## SECTION TROIS – MICROPROCESSEURS À CIRCUIT INTÉGRÉ

1	Identification et description du circuit .....	202
1.4	Compatibilité électrique .....	202
2	Spécifications fonctionnelles .....	202
2.1	Schéma synoptique .....	202
2.2	Description fonctionnelle.....	202
2.3	Jeux d'instructions.....	204
2.4	Configuration de l'instruction.....	204
2.5	Signaux d'entrée et de sortie .....	204
3	Valeurs limites .....	206
3.1	Valeurs limites électriques .....	206
3.2	Températures .....	208
3.3	Dissipation de puissance .....	208
4	Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement spécifiée) .....	208
4.1	Tension(s) d'alimentation.....	208
4.2	Entrées d'horloge .....	208
4.3	Tensions d'entrée (à l'exclusion des entrées d'horloge).....	208
4.4	Courants de sortie .....	208
4.5	Eléments extérieurs (s'il y a lieu) .....	208
4.6	Temps de préparation et de maintien .....	208
4.7	Diagrammes des temps (chronogrammes) pour les séquences de commande....	210
5	Caractéristiques électriques.....	210
5.1	Caractéristiques statiques.....	210
5.2	Caractéristiques dynamiques .....	212
6	Valeurs limites, caractéristiques mécaniques et autres données.....	214
7	Informations supplémentaires .....	214
7.1	Facteur de charge de sortie .....	214
7.2	Marges de protection contre les perturbations .....	214
7.3	Données d'application.....	214
7.4	Autres informations.....	216
8	Précautions de manipulation .....	216



## C. Content addressable memories (CAM)

1	Circuit identification and description .....	199
2	Functional specifications .....	199
2.1	Block diagram.....	199
2.2	Functional description.....	199
2.3	Instruction set.....	199
2.4	Operation mode.....	201
3	The provisions of clauses 3 to 6 of Section Two A apply.....	201
4	The provisions of clauses 7 and 7.1 of Section Two A apply with the exception of 7.1.1 which is replaced by the following .....	201
5	The provisions of 7.2 and 7.3 of Section Two A apply.....	201
6	The provisions of clauses 8 to 12 of Section Two A apply.....	201

## SECTION THREE — INTEGRATED CIRCUIT MICROPROCESSORS

1	Circuit identification and description .....	203
1.4	Electrical compatibility .....	203
2	Functional specifications .....	203
2.1	Block diagram.....	203
2.2	Functional description.....	203
2.3	Instruction set.....	205
2.4	Configuration of instructions .....	205
2.5	Input and output signals.....	205
3	Ratings (limiting values).....	207
3.1	Electrical limiting values.....	207
3.2	Temperatures .....	209
3.3	Power dissipation .....	209
4	Recommended operating conditions (within the specified operating temperature range) ..	209
4.1	Power supply voltage(s).....	209
4.2	Clock inputs.....	209
4.3	Input voltages (excluding clock inputs).....	209
4.4	Output currents.....	209
4.5	External elements (where appropriate).....	209
4.6	Set-up and hold times.....	209
4.7	Timing diagrams for control sequences.....	211
5	Electrical characteristics .....	211
5.1	Static characteristics .....	211
5.2	Dynamic characteristics .....	213
6	Mechanical ratings, characteristics and other data .....	215
7	Supplementary information .....	215
7.1	Output loading capability.....	215
7.2	Noise margins .....	215
7.3	Application data.....	215
7.4	Other information.....	217
8	Handling precautions .....	217

## SECTION QUATRE – CIRCUITS LOGIQUES PROGRAMMABLES (PLDs)

1	Identification du circuit et types .....	218
1.1	Désignation et types .....	218
1.2	Description générale de la fonction .....	218
1.3	Technologie de fabrication .....	218
1.4	Identification du boîtier .....	218
2	Description relative à l'application .....	218
2.1	Caractéristiques et application principales.....	218
2.2	Schéma fonctionnel global .....	218
2.3	Caractéristique principale disponible par programmation .....	218
2.4	Données de référence .....	220
2.5	Compatibilité électrique .....	220
2.6	Dispositifs associés .....	220
3	Spécification de la fonction .....	220
3.1	Schéma fonctionnel détaillé – blocs fonctionnels.....	220
3.2	Identification et fonction des bornes.....	220
3.3	Description de la fonction.....	222
3.4	Caractéristiques de famille.....	224
4	Valeurs limites (système des valeurs limites absolues).....	224
4.1	Valeurs limites électriques .....	224
4.2	Températures .....	226
5	Conditions de fonctionnement recommandées (dans la gamme de température de fonctionnement spécifiée) .....	226
5.1	Alimentation – valeurs positives et/ou négatives.....	226
5.2	Séquences d'initialisation.....	226
5.3	Entrées(s) d'horloge (s'il y a lieu) .....	226
5.4	Tension(s) d'entrée.....	226
5.5	Courant(s) de sortie.....	228
5.6	Tension et/ou courant d'une (d')autre(s) borne(s).....	228
5.7	Eléments externes (s'il y a lieu).....	228
5.8	Gamme des températures de fonctionnement .....	228
5.9	Exigences de temps .....	228
6	Caractéristiques électriques.....	228
6.1	Caractéristiques statiques.....	228
6.2	Caractéristiques dynamiques .....	230
6.3	Diagramme des temps.....	232
6.4	Capacités .....	232
7	Programmation.....	234
7.1	Mode programmation.....	234
7.2	Mode effacement (s'il y a lieu) .....	236
7.3	Nombre de cycles programmation/effacement (s'il y a lieu) .....	238
7.4	Information de rétention.....	238
8	Points relatifs à la conception .....	238
8.1	Matériel de CAO .....	238
8.2	Logiciels de CAO.....	238

## SECTION FOUR — PROGRAMMABLE LOGIC DEVICES (PLDs)

1	Circuit identification and types.....	219
1.1	Designation of types .....	219
1.2	General function description .....	219
1.3	Manufacturing technology .....	219
1.4	Package identification.....	219
2	Application related description .....	219
2.1	Main application and features .....	219
2.2	Overall block diagram .....	219
2.3	Main features available by programming .....	219
2.4	Reference data.....	221
2.5	Electrical compatibility .....	221
2.6	Associated devices .....	221
3	Specification of the function .....	221
3.1	Detailed block diagram - functional blocks .....	221
3.2	Identification and function of terminals .....	221
3.3	Functional description.....	223
3.4	Family related characteristics.....	225
4	Limiting values (absolute maximum rating system) .....	225
4.1	Electrical limiting values.....	225
4.2	Temperatures .....	227
5	Recommended operating conditions (within the specified operating temperature range)..	227
5.1	Power supplies – positive and/or negative values .....	227
5.2	Initialization sequences.....	227
5.3	Clock input(s) (where appropriate) .....	227
5.4	Input voltage(s).....	227
5.5	Output current(s) .....	229
5.6	Voltage and/or current of other terminal(s) .....	229
5.7	External elements (where appropriate).....	229
5.8	Operating temperature range .....	229
5.9	Timing requirements .....	229
6	Electrical characteristics .....	229
6.1	Static characteristics .....	229
6.2	Dynamic characteristics .....	231
6.3	Timing diagram.....	233
6.4	Capacitances.....	233
7	Programming .....	235
7.1	Programming mode .....	235
7.2	Erasing mode (if applicable).....	237
7.3	Number of programming-erasing cycles (where appropriate) .....	239
7.4	Data retention information.....	239
8	Design aspects .....	239
8.1	Computer aided engineering (CAE) design hardware.....	239
8.2	CAE design software .....	239

9	Valeurs limites, caractéristiques et données mécaniques et climatiques .....	238
10	Renseignements supplémentaires.....	238
10.1	Circuit d'entrée et de sortie équivalent .....	238
10.2	Protection interne .....	240
10.3	Résistance thermique .....	240
10.4	Marge d'immunité au bruit.....	240
10.5	Charge de sortie admissible.....	240
10.6	Interconnexions des circuits numériques.....	240
10.7	Interconnexions avec d'autres types de circuits.....	240
10.8	Effets d'un ou de composants connectés extérieurement .....	240
10.9	Recommandations pour tout dispositif associé .....	240
10.10	Précautions de manipulation.....	240
10.11	Données d'application .....	240
10.12	Autres renseignements sur l'application.....	240
10.13	Date de publication de la feuille de données .....	240

## CHAPITRE IV: MÉTHODES DE MESURE

### SECTION UN – GÉNÉRALITÉS

1	Exigences générales.....	242
2	Exigences spécifiques .....	242
2.1	Exigences générales pour les mesures statiques et dynamiques .....	242
2.2	Conditions spécifiées pour les caractéristiques statiques .....	242
2.3	Conditions spécifiées pour les caractéristiques dynamiques .....	244
3	Matrice d'application pour les méthodes de mesure.....	244

### SECTION DEUX – MÉTHODES DE MESURE POUR LES CARACTÉRISTIQUES STATIQUES

1	Tensions de sortie au niveau haut et au niveau bas ( $V_{OH}$ and $V_{OL}$ ) [37] .....	248
2	Courants d'entrée au niveau haut et au niveau bas ( $I_{IH}$ and $I_{IL}$ ) [38] .....	250
3	Courant de court-circuit en sortie ( $I_{OS}$ ) [40] .....	252
4	Courant d'alimentation en fonctionnement statique [41] .....	254
5	Tensions de seuil (d'entrée) et tension d'hystérésis [48] .....	254
6	Tension d'écrêtage d'entrée ( $V_{IK}$ ) [94] .....	260
7	Courant de sortie à l'état bloqué ( $I_{OZ}$ ) [95] .....	262
8	Caractéristiques du phénomène de verrouillage [96] .....	262
8.1	Tension ou courant de verrouillage positive (positif) d'entrée ou de sortie.....	262
8.2	Tension ou courant de verrouillage négative (négatif) d'entrée ou de sortie .....	268
8.3	Tension ou courant d'alimentation de verrouillage .....	272
8.4	Tension ou courant (d'alimentation) à l'état de verrouillage.....	276
8.5	Précautions .....	280
8.6	Mesure finale.....	280

9	Mechanical and environment rating, characteristics and data.....	239
10	Additional information .....	239
10.1	Equivalent input and output circuit .....	239
10.2	Internal protection .....	241
10.3	Thermal resistance.....	241
10.4	Noise margin.....	241
10.5	Output loading capability .....	241
10.6	Interconnections of digital circuits.....	241
10.7	Interconnections to other types of circuit.....	241
10.8	Effects of externally connected component(s) .....	241
10.9	Recommendations for any associated device(s).....	241
10.10	Handling precautions.....	241
10.11	Application data.....	241
10.12	Other application information.....	241
10.13	Date of issue of data sheet.....	241

## CHAPTER IV: MEASURING METHODS

### SECTION ONE — GENERAL

1	Basic requirements .....	243
2	Specific requirements .....	243
2.1	General requirements for static and dynamic measurements.....	243
2.2	Specified conditions for static characteristics .....	243
2.3	Specified conditions for dynamic characteristics.....	245
3	Application matrix for the measuring methods .....	245

### SECTION TWO — MEASURING METHODS OF STATIC CHARACTERISTICS

1	High-level and low-level output voltages ( $V_{OH}$ and $V_{OL}$ ) [37] .....	249
2	High-level and low-level input currents ( $I_{IH}$ and $I_{IL}$ ) [38].....	251
3	Short-circuit output current ( $I_{OS}$ ) [40].....	253
4	Power supply current under static conditions [41].....	255
5	(Input) threshold voltages and hysteresis voltage [48].....	255
6	Input clamping voltage ( $V_{IK}$ ) [94] .....	261
7	Off-state output current ( $I_{OZ}$ ) [95] .....	263
8	Latch-up characteristics [96].....	263
8.1	Positive latch-up input or output voltage or current.....	263
8.2	Negative latch-up input or output voltage or current.....	269
8.3	Latch-up supply voltage or current .....	273
8.4	Latch-up state (supply) voltage or current .....	277
8.5	Precautions .....	281
8.6	Post-test measurement.....	281

## SECTION TROIS – MESURES DYNAMIQUES

1	Courant total fourni par les alimentations (fonctionnement dynamique) [1]	282
2	Puissance fournie à travers la ligne d'horloge [2]	284
3	Impédances d'entrée et de sortie [6], [11]	286
3.1	Mesure de courant: capacités d'entrée et de sortie pour un fonctionnement en grands signaux [6]	286
3.2	Mesure de tension: capacités d'entrée et de sortie équivalentes, résistances d'entrée et de sortie équivalentes [11]	290
4	Temps caractérisant le circuit	300
4.1	Temps de propagation [3], [7]	300
4.2	Temps de délai et de transition [4], [5]	306
4.3	Temps d'établissement [8] et temps de maintien [9]	312
4.4	Temps de résolution [36]	318
4.5	Temps d'autorisation et d'inhibition en sortie (pour les sorties «trois états») [49]	322
4.6	Temps spécifiques aux mémoires [50] à [54]	326
5	Fréquence de commutation d'un circuit séquentiel [10]	334
6	Méthode de vérification de la fonction d'un circuit intégré numérique [97]	338

## CHAPITRE V: RÉCEPTION ET FIABILITÉ

## SECTION UN – ESSAIS D'ENDURANCE ÉLECTRIQUE

1	Exigences générales.....	342
2	Exigences spécifiques .....	342
2.1	Liste des essais d'endurance .....	342
2.2	Conditions pour les essais d'endurance .....	342
2.3	Critères de défaillance pour les caractéristiques définissant la défaillance pour les essais de réception .....	342
2.4	Critères de défaillance et caractéristiques définissant la défaillance pour les essais de fiabilité .....	342
2.5	Procédure à suivre dans le cas d'une erreur d'essai .....	342
	TABLEAU 7 .....	344

## SECTION THREE — DYNAMIC MEASUREMENTS

1	Total current drawn from the power supplies under dynamic conditions [1] .....	283
2	Power supplied through the clock line [2] .....	285
3	Input and output impedances [6], [11] .....	287
3.1	Current measurement: input and output capacitances for large-signal operation [6] .....	287
3.2	Voltage measurement: equivalent input and output capacitances, equivalent input and output resistances [11] .....	291
4	Times characterizing the circuit.....	301
4.1	Propagation times [3], [7] .....	301
4.2	Delay and transition times [4], [5] .....	307
4.3	Set-up time [8] and hold time [9] .....	313
4.4	Resolution time [36] .....	319
4.5	Output enable and disable times (for three-state outputs) [49] .....	323
4.6	Specific times for memories [50] to [54] .....	327
5	Switching frequency of a sequential circuit [10] .....	335
6	Method of verification of the function of a digital integrated circuit [97] .....	339

## CHAPTER V: ACCEPTANCE AND RELIABILITY

## SECTION ONE — ELECTRICAL ENDURANCE TESTS

1	General requirements .....	343
2	Specific requirements .....	343
2.1	List of endurance tests.....	343
2.2	Conditions for the endurance tests .....	343
2.3	Failure criteria for the failure-defining characteristics for acceptance tests .....	343
2.4	Failure criteria and failure-defining characteristics for reliability tests.....	343
2.5	Procedure in case of a testing error .....	343
TABLE 7.....		345

# COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

## DISPOSITIFS À SEMICONDUCTEURS – CIRCUITS INTÉGRÉS –

### Partie 2: Circuits intégrés numériques

#### AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes Internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques, représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 60748-2 a été établie par le sous-comité 47A: Circuits intégrés, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Cette deuxième édition annule et remplace la première édition, parue en 1985, l'amendement 1 (1991) et l'amendement 2 (1993).

Le texte de cette norme est une consolidation de la première édition avec ses amendements 1 et 2 ainsi que les documents suivants:

FDIS	Rapport de vote
47A/502/FDIS	47A/506/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

La présente norme doit être utilisée avec la CEI 60747-1 et la CEI 60748-1, qui donnent les informations de base sur la terminologie, les symboles littéraux, les valeurs limites et caractéristiques essentielles, les méthodes de mesure ainsi que la réception et la fiabilité.

La numérotation des articles de la présente norme n'a pas été modifiée par rapport à la première édition, bien qu'elle ne soit pas conforme à la partie 3 des directives ISO/CEI. La prochaine révision technique se conformera à la partie 3 des directives.



## INTERNATIONAL ELECTROTECHNICAL COMMISSION

**SEMICONDUCTOR DEVICES – INTEGRATED CIRCUITS –****Part 2: Digital integrated circuits**

## FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60748-2 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

This second edition cancels and replaces the first edition published in 1985, amendment 1 (1991) and amendment 2 (1993).

The text of this standard is a compilation of the first edition, its amendments 1 and 2 and the following documents:

FDIS	Report on voting
47A/502/FDIS	47A/506/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This standard shall be used in conjunction with IEC 60747-1 and IEC 60748-1. In these publications, the user will find all basic information on terminology, letter symbols, essential ratings and characteristics, measuring methods, acceptance and reliability.

Although not conform to Part 3 of ISO/IEC Directives, the numbering of the clauses of this standard remains the same as that of the first edition. The next technical revision will conform to Part 3 of the Directives.

# DISPOSITIFS À SEMICONDUCTEURS – CIRCUITS INTÉGRÉS –

## Partie 2: Circuits intégrés numériques

### CHAPITRE I: GÉNÉRALITÉS

#### 1 Domaine d'application

La présente partie de la CEI 60748 s'applique aux catégories et sous-catégories suivantes de dispositifs:

- circuits numériques combinatoires et séquentiels;
- mémoires à circuits intégrés;
- microprocesseurs à circuits intégrés;
- dispositifs à transfert de charge.

#### 2 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente Norme internationale. Au moment de sa publication, les éditions indiquées étaient en vigueur et les parties prenantes aux accords fondés sur la présente Norme internationale sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

CEI 60747-1: 1983, *Dispositifs à semiconducteurs – Dispositifs discrets – Partie 1: Généralités*

CEI 60748-1: 1984, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 1: Généralités*

CEI 60748-3: 1986, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 3: Circuits intégrés analogiques*

CEI 60748-4: 1987, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 4: Circuits intégrés d'interface*

# SEMICONDUCTOR DEVICES – INTEGRATED CIRCUITS –

## Part 2: Digital integrated circuits

### CHAPTER I: GENERAL

#### 1 Scope

This part of IEC 60748 is applicable for the following categories or subcategories of devices:

- combinatorial and sequential digital circuits;
- integrated circuit memories;
- integrated circuit microprocessors;
- charge-transfer devices.

#### 2 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of this International Standard. At the time of publication, the editions indicated were valid. All normative documents are subject to revision, and parties to agreements based on this International Standard are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 60747-1: 1983, *Semiconductor devices – Discrete devices – Part 1: General*

IEC 60748-1: 1984, *Semiconductor devices – Integrated circuits – Part 1: General*

IEC 60748-3: 1986, *Semiconductor devices – Integrated circuits – Part 3: Analogue integrated circuits*

IEC 60748-4: 1987, *Semiconductor devices – Integrated circuits – Part 4: Interface integrated circuits*