



# INTERNATIONAL STANDARD

# NORME INTERNATIONALE



---

**Printed boards –  
Part 20: Printed circuit boards for high-brightness LEDs**

**Cartes imprimées –  
Partie 20: Cartes de circuits imprimés destinées aux LED à haute luminosité**

INTERNATIONAL  
ELECTROTECHNICAL  
COMMISSION

COMMISSION  
ELECTROTECHNIQUE  
INTERNATIONALE

---

ICS 31.180

ISBN 978-2-8322-3152-4

**Warning! Make sure that you obtained this publication from an authorized distributor.  
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

## CONTENTS

FOREWORD.....	6
1 Scope.....	8
2 Normative references.....	8
3 Terms, definitions and abbreviations .....	8
3.1 Terms and definitions .....	8
3.2 Abbreviations .....	8
4 Classification and class of the printed circuit board for high-brightness LEDs.....	9
5 Design rules and allowance .....	10
5.1 Panel and board sizes .....	10
5.1.1 Board size .....	10
5.1.2 Allowance of dimensions .....	11
5.1.3 Perforation and slit.....	11
5.1.4 V-cut.....	12
5.2 Total board thickness .....	13
5.3 Holes.....	14
5.3.1 Insertion holes and vias .....	14
5.3.2 Datum hole .....	16
5.3.3 Assembly hole (a through-hole without wall plating) .....	16
5.4 Conductor .....	17
5.4.1 Width of conductor pattern and its allowance .....	17
5.4.2 Distance between conductors and its allowance.....	17
5.4.3 Thickness of the insulating layer.....	18
5.5 Printed contact.....	18
5.5.1 Allowance of the distance between the centers of two adjacent printed contacts.....	18
5.5.2 Allowance of the terminal width of printed contacts .....	19
5.5.3 Shift of the center of printed contacts on front and back sides of a board.....	19
5.6 Land pattern .....	20
5.6.1 Allowance of the distance between the centers of two lands.....	20
5.6.2 Allowance of the width of a land .....	20
5.6.3 Land diameter and its allowance for BGA/CSP.....	21
5.7 Fiducial mark and mark for component positioning .....	22
5.7.1 Typical form and size of the fiducial mark .....	22
5.7.2 Dimensional allowance of fiducial mark and component positioning mark .....	23
5.7.3 Position allowance of the component positioning mark .....	23
5.8 Interlayer connection – Copper plating.....	23
6 Quality .....	24
6.1 Gap between conductor and the wall of a component insertion hole or a via .....	24
6.2 Positional deviation between conductor layers of a multilayer board .....	24
6.3 Minimum land width.....	24
6.4 Surface treatment .....	25
6.4.1 Gold plating for printed contact.....	25
6.4.2 Other surface treatment .....	26
6.5 Defects of solder resist.....	26
6.6 Symbol mark.....	28
6.6.1 General .....	28

6.6.2	Conductor surface.....	28
6.6.3	Between conductors.....	28
6.6.4	Defects within insulating layers .....	29
6.6.5	Routing and drilling .....	30
6.6.6	Conductor pattern .....	30
6.7	Land .....	30
6.8	Land of a land pattern .....	31
6.9	Defects in a land for BGA/CSP mounting .....	32
6.10	Printed contact.....	32
7	Performance and test methods.....	34
7.1	Resistance of conductors .....	34
7.2	Current proof of conductor and plated through hole.....	35
7.3	Observation of component mountings and vias .....	36
7.3.1	Observation with standard conditions .....	36
7.3.2	Observation after thermal shock test .....	38
8	Marking, packaging and storage.....	39
8.1	Marking on a product.....	39
8.2	Marking on the package .....	39
8.3	Packaging and storage.....	40
8.3.1	Packaging.....	40
8.3.2	Storage.....	40
Annex A (informative) Classification and class of the PCB for high-brightness LEDs.....		41
Bibliography .....		46
Figure 1 – Example of a classification and its application.....		10
Figure 2 – Board arrangement in a panel.....		11
Figure 3 – Distances from the datum point to perforation and slit .....		12
Figure 4 – Distance from the datum point to the V-cut.....		12
Figure 5 – Allowance of position off-set of V-cuts on front and back surfaces .....		13
Figure 6 – PWB board with symbol mark, solder resist, copper foil and plating .....		13
Figure 7 – Positions of component insertion holes .....		15
Figure 8 – Distance between the wall of a hole and the board edge .....		15
Figure 9 – Wall of a hole and the minimum designed spacing to the inner conductor .....		16
Figure 10 – Width of finished conductor.....		17
Figure 11 – Distance between conductor and board edge .....		18
Figure 12 – Thickness of the insulating layer .....		18
Figure 13 – Distance between centers of terminals of printed contacts .....		19
Figure 14 – Terminal width of a printed contact .....		19
Figure 15 – Shift of the center of printed contacts on front and back sides of a board .....		20
Figure 16 – Land pattern.....		20
Figure 17 – Land width of a land pattern.....		21
Figure 18 – Land diameter of BGA/CSP formed of a conductor only.....		21
Figure 19 – Land diameter ( <i>d</i> ) of BGA/CSP formed at the opening of solder resist.....		22
Figure 20 – Examples of fiducial mark and component positioning mark.....		23
Figure 21 – Minimum land width.....		25

Figure 22 – Exposure of conductor.....	26
Figure 23 – Minimum land with caused by the shift of solder resist.....	27
Figure 24 – Overlap, smear and shift of solder resist .....	27
Figure 25 – Examples of smear or blur .....	28
Figure 26 – Example of measling .....	29
Figure 27 – Examples of crazing .....	29
Figure 28 – Conductor nicks.....	30
Figure 29 – Conductor residue .....	30
Figure 30 – Land .....	31
Figure 31 – Defects in a land of a land pattern.....	31
Figure 32 – Defects in BGA/CSP mounting lands.....	32
Figure 33 – Areas to be checked for defects of a printed contact.....	33
Figure 34 – Defects in a printed contact .....	33
Figure 35 – Relations between resistance and width, thickness and temperature of a conductor .....	35
Figure 36 – Relationship between current, conductor width and thickness and temperature rise .....	36
Figure 37 – Defect on a plating of a component hole .....	37
Figure 38 – Resin smear .....	38
Figure 39 – Corner crack .....	38
Figure 40 – Barrel crack.....	39
Figure 41 – Foil crack .....	39
Figure A.1 – Relation between thermal conductive parameter and heat transfer coefficient parameter .....	42
Table 1 – Application and classification .....	9
Table 2 – Panel dimensions .....	11
Table 3 – Allowance of dimensions .....	11
Table 4 – Allowance of the distances from the datum point to perforation and slit.....	12
Table 5 – Allowance of the distance from the datum point to the center of the V-cut .....	13
Table 6 – Total thickness and its allowance .....	14
Table 7 – Allowance of holes for component insertion.....	14
Table 8 – Position allowance of component insertion holes .....	15
Table 9 – Distance between the wall of a hole and board edge .....	16
Table 10 – Minimum clearance between the wall of a hole and the inner layer conductor .....	16
Table 11 – Allowance of conductor width .....	17
Table 12 – Allowance of the distance between conductors .....	18
Table 13 – Allowance of terminal width of a printed contact .....	19
Table 14 – Allowance of terminal width of a printed contact .....	20
Table 15 – Allowance of the width of a land of a land pattern .....	21
Table 16 – Land diameter and its allowance for BGA/CSP .....	22
Table 17 – Allowance of the land diameter ( <i>d</i> ) of BGA/CSP formed at the opening of solder resist.....	22

Table 18 – Shapes and sizes of typical fiducial marks and component positioning marks .....	23
Table 19 – Minimum thickness of copper plating .....	23
Table 20 – Minimum thickness of copper plating .....	24
Table 21 – Minimum land width .....	27
Table 22 – Overlap, smear and shift of solder resist over a fool print.....	28
Table 23 – Allowance of the area of a defect, remaining width and protrusion of a land .....	31
Table 24 – Defect of a land of a land pattern .....	32
Table 25 – Defects in BGA/CSP mounting lands .....	32
Table 26 – Defects in a printed contact .....	34
Table 27 – Specification and test methods of resistance of conductors.....	34
Table 28 – Specification and test methods of current proof .....	35
Table 29 – Allowance in horizontal sectioning.....	38
Table A.1 – Relation between thermal conductive parameter and heat transfer coefficient parameter .....	42
Table A.2 – Related test methods.....	43

## INTERNATIONAL ELECTROTECHNICAL COMMISSION

---

### PRINTED BOARDS –

### Part 20: Printed circuit boards for high-brightness LEDs

#### FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as “IEC Publication(s)”). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62326-20 has been prepared by IEC technical committee 91: Electronics assembly technology.

This first edition cancels and replaces the IEC/PAS 62326-20 published in 2011, and constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) this edition focuses on the technical content of the printed circuit board for high-brightness LEDs;
- b) the figures related to the printed circuit board for high-brightness LEDs have been refined.

The text of this standard is based on the following documents:

FDIS	Report on voting
91/1311/FDIS	91/1330/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

A list of all parts in the IEC 62326 series, published under the general title *Printed boards*, can be found on the IEC website.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC website under "http://webstore.iec.ch" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

**IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.**

## PRINTED BOARDS –

### Part 20: Printed circuit boards for high-brightness LEDs

#### 1 Scope

This part of IEC 62326 specifies the properties of the printed circuit board (hereafter described as PCB) for high-brightness LEDs. Many aspects of the PCB for high-brightness LEDs are identical with those of ordinary PCBs, therefore, some aspects of this standard also describe general aspects.

#### 2 Normative references

The following documents, in whole or in part, are normatively referenced in this document and are indispensable for its application. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60194, *Printed board design, manufacture and assembly – Terms and definitions*

IEC 61189-3:2007, *Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 3: Test methods for interconnection structures (printed boards)*

IEC 61249-2-6, *Materials for printed boards and other interconnecting structures – Part 2-6: Reinforced base materials, clad and unclad – Brominated epoxide non-woven/woven E-glass reinforced laminated sheets of defined flammability (vertical burning test), copper-clad*

IEC 61249-2-7, *Materials for printed boards and other interconnecting structures – Part 2-7: Reinforced base materials clad and unclad – Epoxide woven E-glass laminated sheet of defined flammability (vertical burning test), copper-clad*

IEC 62878-1-1, *Device embedded substrate – Part 1-1: Generic specification – Test methods*



## SOMMAIRE

AVANT-PROPOS.....	54
1 Domaine d'application.....	56
2 Références normatives.....	56
3 Termes, définitions et abréviations.....	56
3.1 Termes et définitions.....	56
3.2 Abréviations.....	56
4 Classification et classe des cartes de circuits imprimés destinées aux LED à haute luminosité.....	57
5 Règles de conception et tolérance.....	58
5.1 Dimensions du panneau et des cartes.....	58
5.1.1 Dimensions de la carte.....	58
5.1.2 Tolérance des dimensions.....	59
5.1.3 Perforations et fentes.....	59
5.1.4 Coupe en V.....	60
5.2 Epaisseur totale de la carte.....	61
5.3 Trous.....	62
5.3.1 Trous d'insertion et trous de liaison.....	62
5.3.2 Trou de référence.....	65
5.3.3 Trou d'assemblage (trou traversant sans parois métallisées).....	65
5.4 Conducteur.....	65
5.4.1 Largeur de l'impression conductrice et tolérance.....	65
5.4.2 Distance entre les conducteurs et tolérance.....	66
5.4.3 Epaisseur de la couche isolante.....	67
5.5 Contact imprimé.....	67
5.5.1 Tolérance de distance entre les centres de deux contacts imprimés adjacents.....	67
5.5.2 Tolérance de largeur des bornes des contacts imprimés.....	68
5.5.3 Décalage du centre des contacts imprimés sur les plans avant et arrière d'une carte.....	68
5.6 Zone de report.....	69
5.6.1 Tolérance de distance entre les centres de deux pastilles.....	69
5.6.2 Tolérance de largeur des pastilles.....	69
5.6.3 Diamètre des pastilles et tolérance pour BGA/CSP.....	70
5.7 Repère conventionnel et repère de positionnement des composants.....	71
5.7.1 Forme et dimensions types du repère conventionnel.....	71
5.7.2 Tolérance de dimension du repère conventionnel et du repère de positionnement des composants.....	72
5.7.3 Tolérance de position du repère de positionnement des composants.....	72
5.8 Connexion entre couches – Métallisation en cuivre.....	72
6 Qualité.....	73
6.1 Espacement entre le conducteur et la paroi d'un trou d'insertion de composants ou d'un trou de liaison.....	73
6.2 Ecart de position entre les couches conductrices d'une carte multicouche.....	73
6.3 Largeur de pastille minimale.....	73
6.4 Traitements de surface.....	74
6.4.1 Métallisation en or d'un contact imprimé.....	74
6.4.2 Autres traitements de surface.....	75

6.5	Défauts d'épargne de brasure.....	75
6.6	Marque de symbole.....	77
6.6.1	Généralités.....	77
6.6.2	Surface du conducteur.....	77
6.6.3	Entre les conducteurs.....	78
6.6.4	Défauts dans les couches isolantes.....	78
6.6.5	Routage et perçage.....	79
6.6.6	Impression conductrice.....	79
6.7	Pastille.....	80
6.8	Pastille d'une zone de report.....	80
6.9	Défauts dans une pastille pour un montage BGA/CSP.....	81
6.10	Contact imprimé.....	81
7	Performances et méthodes d'essai.....	83
7.1	Résistance des conducteurs.....	83
7.2	Epreuve de courant d'un conducteur et d'un trou traversant métallisé.....	84
7.3	Observation du montage des composants et des trous de liaison.....	85
7.3.1	Observation dans des conditions normalisées.....	85
7.3.2	Observation après l'essai de choc thermique.....	87
8	Marquage, emballage et stockage.....	88
8.1	Marquage d'un produit.....	88
8.2	Marquage d'un emballage.....	88
8.3	Emballage et stockage.....	89
8.3.1	Emballage.....	89
8.3.2	Stockage.....	89
Annexe A (informative) Classification et classe des cartes PCB pour LED à haute luminosité.....		90
Bibliographie.....		95
Figure 1 – Exemple de classification et de son application.....		58
Figure 2 – Disposition des cartes sur un panneau.....		59
Figure 3 – Distance entre le point de référence et les perforations et les fentes.....		60
Figure 4 – Distance entre le point de référence et la coupe en V.....		60
Figure 5 – Tolérance d'écart de position des coupes en V pour les plans avant et arrière.....		61
Figure 6 – Carte de circuit imprimé avec marque de symbole, épargne de brasure, feuille de cuivre et métallisation.....		61
Figure 7 – Positions d'un trou d'insertion de composants.....		63
Figure 8 – Distance entre la paroi d'un trou et l'extrémité de la carte.....		64
Figure 9 – Paroi d'un trou et espacement de conception minimal par rapport au conducteur intérieur.....		65
Figure 10 – Largeur du conducteur fini.....		66
Figure 11 – Distance entre le conducteur et l'extrémité de la carte.....		67
Figure 12 – Epaisseur de la couche isolante.....		67
Figure 13 – Distance entre les centres des bornes des contacts imprimés.....		68
Figure 14 – Largeurs des bornes des contacts imprimés.....		68
Figure 15 – Décalage du centre des contacts imprimés sur les plans avant et arrière d'une carte.....		69

Figure 16 – Zone de report.....	69
Figure 17 – Largeur des pastilles d'une zone de report.....	70
Figure 18 – Diamètre des pastilles pour les BGA/CSP formés exclusivement d'un conducteur .....	70
Figure 19 – Diamètre des pastilles ( <i>d</i> ) pour les BGA/CSP formés à l'ouverture de l'épargne de brasure .....	71
Figure 20 – Exemples de repère conventionnel et de repère de positionnement des composants .....	72
Figure 21 – Largeur de pastille minimale .....	74
Figure 22 – Exposition du conducteur.....	75
Figure 23 – Largeur de pastille minimale provoquée par le décalage de l'épargne de brasure.....	76
Figure 24 – Chevauchement, coulure et décalage de l'épargne de brasure.....	76
Figure 25 – Exemples de coulure ou d'élément flou .....	77
Figure 26 – Exemple de blanchiment au croisement des fibres .....	78
Figure 27 – Exemple de délabrement .....	78
Figure 28 – Entaille de conducteur .....	79
Figure 29 – Résidu de conducteur .....	79
Figure 30 – Pastille .....	80
Figure 31 – Défauts dans une pastille d'une zone de report .....	80
Figure 32 – Défauts dans des pastilles pour un montage BGA/CSP .....	81
Figure 33 – Zones d'un contact imprimé qui doivent faire l'objet d'une recherche de défauts .....	82
Figure 34 – Défauts dans un contact imprimé .....	82
Figure 35 – Relations entre la résistance, la largeur, l'épaisseur et la température d'un conducteur .....	84
Figure 36 – Relation entre le courant, la largeur et l'épaisseur du conducteur, ainsi que l'échauffement .....	85
Figure 37 – Défauts sur la métallisation d'un trou de composant .....	86
Figure 38 – Coulée de résine .....	87
Figure 39 – Fissure sur l'angle .....	87
Figure 40 – Fissure sur le fût .....	88
Figure 41 – Fissure sur la feuille .....	88
Figure A.1 – Relation entre le paramètre de conductivité thermique et le paramètre de coefficient de transfert thermique .....	91
Tableau 1 – Application et classification .....	57
Tableau 2 – Dimensions des panneaux .....	59
Tableau 3 – Tolérance des dimensions.....	59
Tableau 4 – Tolérance de distance entre le point de référence et les perforations et les fentes.....	60
Tableau 5 – Tolérance de distance entre le point de référence et le centre de la coupe en V61 .....	
Tableau 6 – Epaisseur totale et tolérance.....	62
Tableau 7 – Tolérance relative aux trous d'insertion de composants .....	62
Tableau 8 – Tolérance de position d'un trou d'insertion de composants.....	63

Tableau 9 – Distance entre la paroi d'un trou et l'extrémité de la carte .....	64
Tableau 10 – Espace libre minimal entre la paroi d'un trou et le conducteur de la couche intérieure .....	64
Tableau 11 – Tolérance de largeur du conducteur .....	66
Tableau 12 – Tolérance de distance entre les conducteurs .....	66
Tableau 13 – Tolérance de distance entre les centres de deux pastilles .....	68
Tableau 14 – Tolérance de distance entre les centres de deux pastilles .....	69
Tableau 15 – Tolérance de largeur des pastilles d'une zone de report.....	70
Tableau 16 – Diamètre des pastilles et tolérance pour les BGA/CSP.....	71
Tableau 17 – Tolérance de diamètre des pastilles ( <i>d</i> ) pour les BGA/CSP formés à l'ouverture de l'épargne de brasure .....	71
Tableau 18 – Formes et dimensions des repères types conventionnels et de positionnement des composants .....	72
Tableau 19 – Epaisseur minimale de la métallisation en cuivre .....	72
Tableau 20 – Epaisseur minimale de la métallisation en cuivre .....	73
Tableau 21 – Largeur de pastille minimale .....	76
Tableau 22 – Chevauchement, coulure et décalage de l'épargne de brasure sur une simulation d'impression.....	77
Tableau 23 – Tolérance de largeur restante et de saillie d'une pastille dont la zone comporte un défaut.....	80
Tableau 24 – Défauts dans une pastille d'une zone de report.....	81
Tableau 25 – Défauts dans des pastilles pour un montage BGA/CSP .....	81
Tableau 26 – Défauts dans un contact imprimé .....	83
Tableau 27 – Spécification et méthodes d'essai relatives à la résistance des conducteurs.....	84
Tableau 28 – Spécification et méthodes d'essai relatives à l'épreuve de courant .....	85
Tableau 29 – Tolérance relative à la section horizontale.....	87
Tableau A.1 – Relation entre le paramètre de conductivité thermique et le paramètre de coefficient de transfert thermique .....	91
Tableau A.2 – Méthodes d'essai associées .....	91

## COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

### CARTES IMPRIMÉES –

### **Partie 20: Cartes de circuits imprimés destinées aux LED à haute luminosité**

#### AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 62326-20 a été établie par le comité d'études 91 de l'IEC: Techniques d'assemblage des composants électroniques.

Cette première édition annule et remplace l'IEC/PAS 62326-20 parue en 2011 et constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) la présente édition se concentre sur le contenu technique des cartes de circuits imprimés destinées aux diodes électroluminescentes (LED) à haute luminosité;
- b) les figures relatives aux cartes de circuits imprimés destinées aux LED à haute luminosité ont été affinées.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
91/1311/FDIS	91/1330/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Une liste de toutes les parties de la série IEC 62326, publiées sous le titre *Cartes imprimées*, peut être consultée sur le site web de l'IEC.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "http://webstore.iec.ch" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

**IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.**

## CARTES IMPRIMÉES –

### Partie 20: Cartes de circuits imprimés destinées aux LED à haute luminosité

#### 1 Domaine d'application

La présente partie de l'IEC 62326 spécifie les propriétés des cartes de circuits imprimés (ci-après dénommées PCB, *Printed Circuit Board*) destinées aux LED à haute luminosité. Les PCB destinées aux LED à haute luminosité partagent avec les PCB ordinaires de nombreux aspects. Certains aspects d'ordre général sont donc décrits dans la présente norme.

#### 2 Références normatives

Les documents suivants sont cités en référence de manière normative, en intégralité ou en partie, dans le présent document et sont indispensables pour son application. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60194, *Conception, fabrication et assemblage des cartes imprimées – Termes et définitions*

IEC 61189-3:2007, *Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles – Partie 3: Méthodes d'essai des structures d'interconnexion*

IEC 61249-2-6, *Matériaux pour circuits imprimés et autres structures d'interconnexion – Partie 2-6: Matériaux de base renforcés, plaqués et non plaqués – Feuilles stratifiées renforcées en verre de type E époxyde bromé tissé/non tissé, d'inflammabilité définie (essai de combustion verticale), plaquées cuivre*

IEC 61249-2-7, *Matériaux pour circuits imprimés et autres structures d'interconnexion – Partie 2-7: Matériaux de base renforcés, plaqués et non plaqués – Feuille stratifiée tissée de verre E avec de la résine époxyde, d'inflammabilité définie (essai de combustion verticale), plaquée cuivre*

IEC 62878-1-1, *Substrat avec appareil(s) intégré(s) – Partie 1-1: Spécification générique – Méthodes d'essai*