

PRE-RELEASE VERSION (FDIS)

**Semiconductor devices –
Part 9: Discrete devices – Insulated-gate bipolar transistors (IGBTs)**

**Dispositifs à semiconducteurs –
Partie 9: Dispositifs discrets – Transistors bipolaires à grille isolée (IGBT)**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.080.01; 31.080.30

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**



FINAL DRAFT INTERNATIONAL STANDARD (FDIS)

PROJECT NUMBER:
IEC 60747-9 ED3

DATE OF CIRCULATION:
2019-08-16

CLOSING DATE FOR VOTING:
2019-09-27

SUPERSEDES DOCUMENTS:
47E/630/RVC,47E/656/FDIS

IEC SC 47E : DISCRETE SEMICONDUCTOR DEVICES	
SECRETARIAT: Korea, Republic of	SECRETARY: Mr Hojun Ryu
OF INTEREST TO THE FOLLOWING COMMITTEES:	HORIZONTAL STANDARD: <input type="checkbox"/>
FUNCTIONS CONCERNED: <input type="checkbox"/> EMC <input type="checkbox"/> ENVIRONMENT <input type="checkbox"/> QUALITY ASSURANCE <input type="checkbox"/> SAFETY	
<input type="checkbox"/> SUBMITTED FOR CENELEC PARALLEL VOTING	<input checked="" type="checkbox"/> NOT SUBMITTED FOR CENELEC PARALLEL VOTING

This document is a draft distributed for approval. It may not be referred to as an International Standard until published as such.

In addition to their evaluation as being acceptable for industrial, technological, commercial and user purposes, Final Draft International Standards may on occasion have to be considered in the light of their potential to become standards to which reference may be made in national regulations.

Recipients of this document are invited to submit, with their comments, notification of any relevant patent rights of which they are aware and to provide supporting documentation.

TITLE:
Semiconductor devices - Part 9: Discrete devices - Insulated-gate bipolar transistors (IGBTs)

PROPOSED STABILITY DATE: 2024

NOTE FROM TC/SC OFFICERS:

CONTENTS

FOREWORD.....	7
1 Scope.....	9
2 Normative references	9
3 Terms and definitions	9
3.1 General terms	9
3.2 Terms related to ratings and characteristics, voltages and currents	10
3.3 Terms related to ratings and characteristics	13
4 Letter symbols.....	15
4.1 General.....	15
4.2 Graphical symbols	16
4.3 Additional general subscripts	16
4.4 List of letter symbols.....	16
4.4.1 Voltages	16
4.4.2 Currents	17
4.4.3 Other electrical magnitudes	17
4.4.4 Time	18
4.4.5 Thermal magnitudes	18
5 Essential ratings and characteristics.....	18
5.1 General.....	18
5.2 Ratings (limiting values).....	18
5.2.1 General	18
5.2.2 Ambient or case or virtual junction operating temperature (T_a or T_c or T_{vj})	18
5.2.3 Storage temperature (T_{stg}).....	18
5.2.4 Collector-emitter voltage with gate-emitter short-circuited (V_{CES}).....	18
5.2.5 Gate-emitter voltage with collector-emitter short-circuit (V_{GES})	19
5.2.6 Continuous (direct) reverse voltage of a reverse-blocking IGBT (V_{R*})	19
5.2.7 Continuous (direct) collector current (I_C)	19
5.2.8 Repetitive peak collector current (I_{CRM}).....	19
5.2.9 Non-repetitive peak collector current (I_{CSM}).....	19
5.2.10 Continuous (direct) reverse-conducting current of a reverse-conducting IGBT (I_{RC}).....	19
5.2.11 Repetitive peak reverse-conducting current of a reverse-conducting IGBT (I_{RCRM}).....	19
5.2.12 Non-repetitive peak reverse-conducting current of a reverse-conducting IGBT (I_{RCSM}).....	19
5.2.13 Total power dissipation (P_{tot})	19
5.2.14 Maximum forward biased safe operating area (FBSOA) (where appropriate).....	19
5.2.15 Maximum reverse biased safe operating area (RBSOA).....	19
5.2.16 Maximum short-circuit safe operating area (SCSOA)	20
5.2.17 Maximum terminal current (I_{IRMS}) (where appropriate).....	20
5.2.18 Mounting force (F)	20
5.2.19 Mounting torque (M)	20
5.3 Characteristics.....	20
5.3.1 General	20

5.3.2	Collector-emitter breakdown voltage ($V_{(BR)CES}$) (where appropriate)	20
5.3.3	Collector-emitter sustaining voltage (V_{CE*sus}) (where appropriate).....	20
5.3.4	Collector-emitter saturation voltage (V_{CEsat})	20
5.3.5	Gate-emitter threshold voltage ($V_{GE(th)}$).....	20
5.3.6	Reverse-conducting voltage of a reverse-conducting IGBT (V_{RC}).....	20
5.3.7	Collector-emitter cut-off current (I_{CE*}).....	20
5.3.8	Gate leakage current (I_{GES}).....	20
5.3.9	Reverse current of a reverse-blocking IGBT (I_{R*}).....	21
5.3.10	Capacitances.....	21
5.3.11	Gate charge (Q_G).....	21
5.3.12	Internal gate resistance (r_g).....	21
5.3.13	Switching characteristics	21
5.3.14	Thermal resistance junction to case ($R_{th(j-c)}$).....	22
5.3.15	Thermal resistance junction to ambient ($R_{th(j-a)}$).....	22
5.3.16	Transient thermal impedance junction to case ($Z_{th(j-c)}$).....	22
5.3.17	Transient thermal impedance junction to ambient ($Z_{th(j-a)}$)	23
6	Measuring methods	23
6.1	General.....	23
6.2	Verification of ratings (limiting values).....	23
6.2.1	General	23
6.2.2	Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})	23
6.2.3	Reverse voltage of a reverse-blocking IGBT (V_{RS} , V_{RX}).....	24
6.2.4	Gate-emitter voltage with collector-emitter short-circuit ($\pm V_{GES}$)	25
6.2.5	Continuous (direct) collector current (I_C)	26
6.2.6	Maximum peak collector current (I_{CRM} and I_{CSM})	27
6.2.7	Continuous (direct) reverse-conducting current of a reverse-conducting IGBT (I_{RC}).....	28
6.2.8	Maximum peak reverse-conducting current of a reverse-conducting IGBT (I_{RCRM} and I_{RCSM}).....	29
6.2.9	Maximum reverse biased safe operating area (RBSOA).....	30
6.2.10	Maximum short-circuit safe operating area (SCSOA)	32
6.3	Methods of measurement.....	35
6.3.1	Collector-emitter saturation voltage (V_{CEsat})	35
6.3.2	Gate-emitter threshold voltage ($V_{GE(th)}$).....	36
6.3.3	Reverse-conducting voltage of a reverse-conducting IGBT (V_{RC}).....	36
6.3.4	Collector cut-off current (I_{CES} , I_{CER} , I_{CEX}).....	37
6.3.5	Gate leakage current (I_{GES}).....	38
6.3.6	Reverse current of a reverse-blocking IGBT (I_{RS} , I_{RX})	39
6.3.7	Input capacitance (C_{ies}).....	40
6.3.8	Output capacitance (C_{oes})	41
6.3.9	Reverse transfer capacitance (C_{res}).....	43
6.3.10	Gate charge (Q_G).....	43
6.3.11	Internal gate resistance (r_g).....	45
6.3.12	Turn-on times ($t_{d(on)}$, t_r , t_{on}) and turn-on energy (E_{on}).....	46
6.3.13	Turn-off times ($t_{d(off)}$, t_f , t_{off} , t_z) and turn-off energy (E_{off}).....	48
6.3.14	Peak reverse recovery current (I_{rrm}), reverse recovery time (t_{rr}), reverse recovery energy (E_{rr}) and reverse recovered charge (Q_{rr}) of a reverse-blocking IGBT	49

6.3.15	Peak forward recovery current (I_{frm}), forward recovery time (t_{fr}), forward recovery energy (E_{fr}) and forward recovered charge (Q_{fr}) of a reverse-conducting IGBT	52
6.3.16	Thermal resistance junction to case ($R_{th(j-c)}$) and transient thermal impedance junction to case ($Z_{th(j-c)}$).....	54
7	Acceptance and reliability	60
7.1	General requirements	60
7.2	Specific requirements	60
7.2.1	List of endurance and reliability tests	60
7.2.2	Conditions for endurance and reliability tests	60
7.2.3	Acceptance-defining characteristics and criteria for endurance and reliability tests	60
7.2.4	Procedure in case of a testing error	61
7.2.5	Endurance and reliability tests and test methods	61
7.3	Type tests and routine tests	64
7.3.1	Type tests.....	64
7.3.2	Routine tests	65
Annex A	(normative) Measuring method for collector-emitter breakdown voltage	66
A.1	General.....	66
A.2	Purpose	66
A.3	Circuit diagram	66
A.4	Measurement procedure	66
A.5	Specified conditions.....	67
Annex B	(normative) Measuring method for collector-emitter sustaining voltage	68
B.1	General.....	68
B.2	Purpose	68
B.3	Circuit diagram	68
B.4	Circuit description and requirements	68
B.5	Measurement procedure	69
B.6	Precautions to be observed.....	69
B.7	Requirements	69
B.8	Specified conditions.....	70
Annex C	(normative) Measuring method for inductive load turn-off current under specified conditions	71
C.1	General.....	71
C.2	Purpose	71
C.3	Circuit diagram and waveforms	71
C.4	Circuit description and requirements	72
C.5	Measurement procedure	72
C.6	Specified conditions.....	72
Annex D	(normative) Forward biased safe operating area (FBSOA)	73
D.1	General.....	73
D.2	Purpose	73
D.3	Method 1	73
D.3.1	General	73
D.3.2	Circuit diagram	73
D.3.3	Test procedure	74
D.3.4	Specified conditions.....	75
D.4	Method 2	75

D.4.1	General	75
D.4.2	Circuit diagram	75
D.4.3	Test procedure and precautions to be taken	76
D.4.4	Specified conditions.....	77
Bibliography.....		78
Figure 1	– Graphical symbols.....	16
Figure 2	– Circuit for testing the collector-emitter voltages V_{CES} , V_{CER} , V_{CEX}	24
Figure 3	– Circuit for testing the reverse voltages V_{RS} , V_{RX}	25
Figure 4	– Circuit for testing the gate-emitter voltage $\pm V_{GES}$	26
Figure 5	– Circuit for testing collector current.....	27
Figure 6	– Circuit for testing peak collector current	28
Figure 7	– Circuit for testing reverse-conducting current	28
Figure 8	– Circuit for testing peak reverse-conducting current.....	29
Figure 9	– Circuit for testing reverse biased safe operating area (RBSOA)	30
Figure 10	– Waveforms of gate-emitter voltage V_{GE} and collector current I_C during turn-off.....	31
Figure 11	– Circuit for testing safe operating pulse width at load short-circuit (SCSOA1) 32	
Figure 12	– Waveforms of gate-emitter voltage V_{GE} , collector current I_C and collector-emitter voltage V_{CE} during load short-circuit condition SCSOA1.....	32
Figure 13	– Circuit for testing short-circuit safe operating area 2 (SCSOA2)	33
Figure 14	– Waveforms during SCSOA2	34
Figure 15	– Circuit for measuring the collector-emitter saturation voltage V_{CEsat}	35
Figure 16	– Circuit for measuring the gate-emitter threshold voltage.....	36
Figure 17	– Circuit for measuring the reverse-conducting voltage V_{RC}	37
Figure 18	– Circuit for measuring the collector cut-off current	38
Figure 19	– Circuit for measuring the gate leakage current	39
Figure 20	– Circuit for measuring the reverse current.....	40
Figure 21	– Circuit for measuring the input capacitance	41
Figure 22	– Circuit for measuring the output capacitance	42
Figure 23	– Circuit for measuring the reverse transfer capacitance	43
Figure 24	– Circuit for measuring the gate charge.....	44
Figure 25	– Basic gate charge waveform	44
Figure 26	– Circuit for measuring the internal gate resistance	45
Figure 27	– Circuit for measuring turn-on times and energy	46
Figure 28	– Waveforms during turn-on times.....	47
Figure 29	– Circuit for measuring turn-off times and energy	48
Figure 30	– Waveforms during turn-off times.....	48
Figure 31	– Circuit for measuring reverse recovery characteristics.....	50
Figure 32	– Waveforms during reverse recovery	50
Figure 33	– Circuit for measuring forward recovery characteristics.....	52
Figure 34	– Waveforms during forward recovery	53

Figure 35 – Circuit for measuring the variation with temperature of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} and for heating up the IGBT by a high current I_{C2}	55
Figure 36 – Typical variation of the collector-emitter voltage V_{CE} at a low measuring current I_{C1} with the case temperature T_c (when heated from outside, i.e. $T_c = T_{vj}$)	56
Figure 37 – I_C , V_{CE} and T_c with time	57
Figure 38 – Circuit for measuring thermal resistance and transient thermal impedance: Method 2	58
Figure 39 – Typical variation of the gate-emitter threshold voltage $V_{GE(th)}$ at a low measuring current I_{C1} with the case temperature T_c (when heated from the outside, i.e. $T_c = T_{vj}$)	59
Figure 40 – I_C , V_{GE} and T_c with time	60
Figure 41 – Circuit for high-temperature blockings	62
Figure 42 – Circuit for high-temperature gate bias	63
Figure 43 – Circuit for intermittent operating life	64
Figure 44 – Expected number of cycles versus temperature rise ΔT_{vj}	64
Figure A.1 – Circuit for measuring the collector-emitter breakdown voltage.....	66
Figure B.1 – Circuit for measuring the collector-emitter sustaining voltage V_{CE*sus}	68
Figure B.2 – Operating locus of the collector current.....	69
Figure C.1 – Circuit for measuring inductive load turn-off current.....	71
Figure C.2 – Waveforms of collector current I_C and collector voltage V_{CE} during turn-off	72
Figure D.1 – Circuit for testing forward biased safe operating area (method 1)	73
Figure D.2 – Typical ΔV_{CE} versus collector-emitter voltage V_{CE} characteristics	74
Figure D.3 – Typical forward biased safe operating area.....	75
Figure D.4 – Circuit for testing forward biased safe operating area (method 2)	76
Figure D.5 – Latching mode operation waveforms.....	76
Figure D.6 – Latching mode I-V characteristics	76
Table 1 – Acceptance defining characteristics.....	23
Table 2 – Acceptance-defining characteristics for endurance and reliability tests	61
Table 3 – Minimum type and routine tests for IGBTs when applicable	65

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES –

Part 9: Discrete devices – Insulated-gate bipolar transistors (IGBTs)

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as “IEC Publication(s)”). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60747-9 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

This third edition cancels and replaces the second edition published in 2007. This edition constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) reverse-blocking IGBT and its related technical contents have been added;
- b) reverse-conducting IGBT and its related technical contents have been added;
- c) some parts of the previous edition have been amended, combined or deleted.

The text of this International Standard is based on the following documents:

FDIS	Report on voting
47E/XX/FDIS	47E/XX/RVD

Full information on the voting for the approval of this International Standard can be found in the report on voting indicated in the above table.

This document has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts in the IEC 60747 series, published under the general title: *Semiconductor devices*, can be found on the IEC website.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

SEMICONDUCTOR DEVICES –

Part 9: Discrete devices – Insulated-gate bipolar transistors (IGBTs)

1 Scope

This part of IEC 60747 specifies product specific standards for terminology, letter symbols, essential ratings and characteristics, verification of ratings and methods of measurement for insulated-gate bipolar transistors (IGBTs).

2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60747-1:2006, *Semiconductor devices – Part 1: General*

IEC 60747-1:2006/AMD1:2010

IEC 61340 (all parts), *Electrostatics*

SOMMAIRE

AVANT-PROPOS	8
1 Domaine d'application	10
2 Références normatives	10
3 Termes et définitions	10
3.1 Termes généraux	10
3.2 Termes relatifs aux valeurs assignées et aux caractéristiques, tensions et courants	11
3.3 Termes relatifs aux valeurs assignées et caractéristiques	14
4 Symboles littéraux	17
4.1 Généralités	17
4.2 Symboles graphiques	17
4.3 Autres indices généraux	17
4.4 Liste des symboles littéraux	18
4.4.1 Tensions	18
4.4.2 Courants	18
4.4.3 Autres grandeurs électriques	19
4.4.4 Temps	19
4.4.5 Grandeurs thermiques	19
5 Valeurs assignées et caractéristiques essentielles	20
5.1 Généralités	20
5.2 Valeurs assignées (valeurs limites)	20
5.2.1 Généralités	20
5.2.2 Température de fonctionnement ambiante ou température du boîtier ou température virtuelle de jonction (T_a ou T_c ou T_{vj})	20
5.2.3 Température de stockage (T_{stg})	20
5.2.4 Tension collecteur-émetteur avec grille-émetteur en court-circuit (V_{CES})	20
5.2.5 Tension grille-émetteur avec collecteur-émetteur en court-circuit (V_{GES})	20
5.2.6 Tension continue inverse d'un transistor bipolaire à grille isolée bloqué en inverse (V_{R^*})	20
5.2.7 Courant collecteur continu (I_C)	20
5.2.8 Courant collecteur de crête répétitif (I_{CRM})	20
5.2.9 Courant collecteur de crête non répétitif (I_{CSM})	21
5.2.10 Courant continu passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RC})	21
5.2.11 Courant de crête répétitif passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RCRM})	21
5.2.12 Courant de crête non répétitif passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RCSM})	21
5.2.13 Dissipation totale de puissance (P_{tot})	21
5.2.14 Aire maximale de sécurité de fonctionnement en polarisation directe (FBSOA) (s'il y a lieu)	21
5.2.15 Aire maximale de sécurité de fonctionnement en polarisation inverse (RBSOA)	21
5.2.16 Aire maximale de sécurité de fonctionnement en court-circuit (SCSOA)	21
5.2.17 Courant maximal aux bornes (I_{tRMS}) (s'il y a lieu)	21
5.2.18 Force de fixation (F)	22
5.2.19 Couple de fixation (M)	22

5.3	Caractéristiques	22
5.3.1	Généralités	22
5.3.2	Tension de claquage collecteur-émetteur ($V_{(BR)CES}$) (s'il y a lieu)	22
5.3.3	Tension de maintien collecteur-émetteur (V_{CE^*sus}) (s'il y a lieu)	22
5.3.4	Tension de saturation collecteur-émetteur (V_{CEsat})	22
5.3.5	Tension de seuil grille-émetteur ($V_{GE(th)}$)	22
5.3.6	Tension passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (V_{RC})	22
5.3.7	Courant de coupure collecteur-émetteur (I_{CE^*})	22
5.3.8	Courant de fuite de grille (I_{GES})	22
5.3.9	Courant inverse d'un transistor bipolaire à grille isolée bloqué en inverse (I_{R^*})	22
5.3.10	Capacités	23
5.3.11	Charge de grille (Q_G)	23
5.3.12	Résistance de grille interne (r_g)	23
5.3.13	Caractéristiques de commutation	23
5.3.14	Résistance thermique jonction-boîtier ($R_{th(j-c)}$)	24
5.3.15	Résistance thermique jonction-ambiante ($R_{th(j-a)}$)	24
5.3.16	Impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)	24
5.3.17	Impédance thermique transitoire jonction-ambiante ($Z_{th(j-a)}$)	25
6	Méthodes de mesure	25
6.1	Généralités	25
6.2	Vérification des valeurs assignées (valeurs limites)	25
6.2.1	Généralités	25
6.2.2	Tensions collecteur-émetteur (V_{CES} , V_{CER} , V_{CEX})	25
6.2.3	Tension inverse d'un transistor bipolaire à grille isolée bloqué en inverse (V_{RS} , V_{RX})	26
6.2.4	Tension grille-émetteur avec collecteur-émetteur en court-circuit ($\pm V_{GES}$)	27
6.2.5	Courant collecteur continu (I_C)	28
6.2.6	Courant collecteur de crête maximal (I_{CRM} et I_{CSM})	29
6.2.7	Courant continu passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RC})	30
6.2.8	Courant de crête maximal passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (I_{RCRM} et I_{RCSM})	31
6.2.9	Aire maximale de sécurité de fonctionnement en polarisation inverse (RBSOA)	32
6.2.10	Aire maximale de sécurité de fonctionnement en court-circuit (SCSOA)	34
6.3	Méthodes de mesure	38
6.3.1	Tension de saturation collecteur-émetteur (V_{CEsat})	38
6.3.2	Tension de seuil grille-émetteur ($V_{GE(th)}$)	39
6.3.3	Tension passant en inverse d'un transistor bipolaire à grille isolée passant en inverse (V_{RC})	39
6.3.4	Courant collecteur de coupure (I_{CES} , I_{CER} , I_{CEX})	40
6.3.5	Courant de fuite de grille (I_{GES})	41
6.3.6	Courant inverse d'un transistor bipolaire à grille isolée bloqué en inverse (I_{RS} , I_{RX})	42
6.3.7	Capacité d'entrée (C_{ies})	43
6.3.8	Capacité de sortie (C_{oes})	44
6.3.9	Capacité de transfert inverse (C_{res})	46
6.3.10	Charge de grille (Q_G)	47

6.3.11	Résistance de grille interne (r_g).....	48
6.3.12	Temps de commutation à l'état passant ($t_{d(on)}$, t_{on}) et énergie de commutation à l'état passant (E_{on}).....	50
6.3.13	Temps de commutation à l'état bloqué ($t_{d(off)}$, t_f , t_{off} , t_z) et énergie de commutation à l'état bloqué (E_{off}).....	52
6.3.14	Courant de recouvrement inverse de crête (I_{rrm}), temps de recouvrement inverse (t_{rr}), énergie de recouvrement inverse (E_{rr}) et charge recouvrée en inverse (Q_{rr}) d'un transistor bipolaire à grille isolée bloqué en inverse.....	54
6.3.15	Courant de recouvrement direct de crête (I_{frm}), temps de recouvrement direct (t_{fr}), énergie de recouvrement directe (E_{fr}) et charge recouvrée directe (Q_{fr}) d'un transistor bipolaire à grille isolée passant en inverse.....	56
6.3.16	Résistance thermique jonction-boîtier ($R_{th(j-c)}$) et impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$).....	59
7	Réception et fiabilité.....	64
7.1	Exigences générales.....	64
7.2	Exigences spécifiques.....	64
7.2.1	Liste des essais d'endurance et de fiabilité.....	64
7.2.2	Conditions pour les essais d'endurance et de fiabilité.....	64
7.2.3	Caractéristiques définissant la réception et critères pour les essais d'endurance et de fiabilité.....	64
7.2.4	Procédure à suivre en cas d'erreur d'essai.....	65
7.2.5	Essais d'endurance et de fiabilité, et méthodes d'essais.....	65
7.3	Essais de type et essais individuels de série.....	68
7.3.1	Essais de type.....	68
7.3.2	Essais individuels de série.....	69
Annexe A (normative)	Méthode de mesure de la tension de claquage collecteur-émetteur.....	70
A.1	Généralités.....	70
A.2	But.....	70
A.3	Schéma de circuit.....	70
A.4	Méthode de mesure.....	70
A.5	Conditions spécifiées.....	71
Annexe B (normative)	Méthode de mesure de la tension de maintien collecteur-émetteur.....	72
B.1	Généralités.....	72
B.2	But.....	72
B.3	Schéma de circuit.....	72
B.4	Description du circuit et exigences.....	72
B.5	Méthode de mesure.....	73
B.6	Précautions à prendre.....	73
B.7	Exigences.....	74
B.8	Conditions spécifiées.....	74
Annexe C (normative)	Méthode de mesure du courant de coupure sur charge inductive dans des conditions spécifiées.....	75
C.1	Généralités.....	75
C.2	But.....	75
C.3	Schéma de circuit et formes d'onde.....	75
C.4	Description du circuit et exigences.....	76
C.5	Méthode de mesure.....	76
C.6	Conditions spécifiées.....	76

Annexe D (normative) Aire de sécurité de fonctionnement en polarisation directe (FBSOA).....	77
D.1 Généralités	77
D.2 But.....	77
D.3 Méthode 1.....	77
D.3.1 Généralités	77
D.3.2 Schéma de circuit.....	77
D.3.3 Mode opératoire d'essai	78
D.3.4 Conditions spécifiées.....	80
D.4 Méthode 2.....	80
D.4.1 Généralités	80
D.4.2 Schéma de circuit.....	80
D.4.3 Mode opératoire d'essai et précautions à prendre.....	81
D.4.4 Conditions spécifiées.....	82
Bibliographie.....	83
Figure 1 – Symboles graphiques.....	17
Figure 2 – Circuit d'essai pour les tensions collecteur-émetteur V_{CES} , V_{CER} , V_{CEX}	26
Figure 3 – Circuit d'essai pour les tensions inverses V_{RS} , V_{RX}	27
Figure 4 – Circuit d'essai pour la tension grille-émetteur $\pm V_{GES}$	28
Figure 5 – Circuit d'essai pour courant collecteur.....	29
Figure 6 – Circuit d'essai pour courant collecteur de crête.....	30
Figure 7 – Circuit d'essai pour courant passant en inverse.....	31
Figure 8 – Circuit d'essai pour courant de crête passant en inverse.....	32
Figure 9 – Circuit d'essai pour l'aire de sécurité de fonctionnement en polarisation inverse (RBSOA).....	33
Figure 10 – Formes d'onde de la tension grille-émetteur V_{GE} et du courant collecteur I_C pendant la commutation à l'état bloqué.....	33
Figure 11 – Circuit d'essai pour la largeur d'impulsion de l'aire de sécurité de fonctionnement en court-circuit de charge (SCSOA1).....	35
Figure 12 – Formes d'onde de la tension grille-émetteur V_{GE} , du courant collecteur I_C et de la tension collecteur-émetteur V_{CE} pendant un état de court-circuit de charge SCSOA1.....	35
Figure 13 – Circuit d'essai pour l'aire de sécurité de fonctionnement en court-circuit 2 (SCSOA2).....	36
Figure 14 – Formes d'ondes pendant SCSOA2.....	37
Figure 15 – Circuit de mesure de la tension de saturation collecteur-émetteur V_{CEsat}	38
Figure 16 – Circuit de mesure de la tension de seuil grille-émetteur.....	39
Figure 17 – Circuit de mesure de la tension passant en inverse V_{RC}	40
Figure 18 – Circuit de mesure du courant collecteur de coupure.....	41
Figure 19 – Circuit de mesure du courant de fuite de grille.....	42
Figure 20 – Circuit de mesure du courant inverse.....	43
Figure 21 – Circuit de mesure de la capacité d'entrée.....	44
Figure 22 – Circuit de mesure de la capacité de sortie.....	45
Figure 23 – Circuit de mesure de la capacité de transfert inverse.....	46
Figure 24 – Circuit de mesure de la charge de grille.....	47
Figure 25 – Forme d'onde de base de la charge de grille.....	47

Figure 26 – Circuit de mesure de la résistance de grille interne	49
Figure 27 – Circuit de mesure des temps de commutation à l'état passant et de l'énergie de commutation à l'état passant	50
Figure 28 – Formes d'onde pendant le temps de commutation à l'état passant	51
Figure 29 – Circuit de mesure des temps de commutation à l'état bloqué et de l'énergie de commutation à l'état bloqué	52
Figure 30 – Formes d'onde pendant le temps de commutation à l'état bloqué	53
Figure 31 – Circuit de mesure des caractéristiques de recouvrement inverse.....	54
Figure 32 – Formes d'onde pendant le recouvrement inverse	55
Figure 33 – Circuit de mesure des caractéristiques de recouvrement direct	57
Figure 34 – Formes d'onde pendant le recouvrement direct	57
Figure 35 – Circuit de mesure de la variation en fonction de la température de la tension collecteur-émetteur V_{CE} à un faible courant de mesure I_{C1} et pour un échauffement du transistor bipolaire à grille isolée par un fort courant I_{C2}	59
Figure 36 – Variation typique de la tension collecteur-émetteur V_{CE} à un faible courant de mesure I_{C1} en fonction de la température du boîtier T_c (avec un chauffage extérieur, c'est-à-dire $T_c = T_{vj}$)	60
Figure 37 – I_C , V_{CE} et T_c en fonction du temps.....	61
Figure 38 – Circuit de mesure de la résistance thermique et de l'impédance thermique transitoire: méthode 2	62
Figure 39 – Variation typique de la tension de seuil grille-émetteur $V_{GE(th)}$ à un faible courant de mesure I_{C1} en fonction de la température du boîtier T_c (avec un chauffage extérieur, c'est-à-dire $T_c = T_{vj}$)	63
Figure 40 – I_C , V_{GE} et T_c en fonction du temps	64
Figure 41 – Circuit pour le blocage à haute température	66
Figure 42 – Circuit pour grille polarisée à haute température	67
Figure 43 – Circuit pour la durée de vie en fonctionnement intermittent	68
Figure 44 – Nombre de cycles attendu en fonction de l'augmentation de la température ΔT_{vj}	68
Figure A.1 – Circuit de mesure de la tension de claquage collecteur-émetteur	70
Figure B.1 – Circuit de mesure de la tension de maintien collecteur-émetteur V_{CE*sus}	72
Figure B.2 – Lieu de fonctionnement du courant collecteur	73
Figure C.1 – Circuit de mesure du courant de coupure sur charge inductive	75
Figure C.2 – Formes d'ondes du courant collecteur I_C et de la tension collecteur V_{CE} pendant la coupure	76
Figure D.1 – Circuit d'essai pour l'aire de sécurité de fonctionnement en polarisation directe (méthode 1).....	78
Figure D.2 – Caractéristiques typiques ΔV_{CE} en fonction de la tension collecteur-émetteur V_{CE}	79
Figure D.3 – Aire de sécurité de fonctionnement en polarisation directe typique	80
Figure D.4 – Circuit d'essai pour l'aire de sécurité de fonctionnement en polarisation directe (méthode 2).....	81
Figure D.5 – Formes d'onde de fonctionnement en régime d'accrochage	82
Figure D.6 – Caractéristiques I-V en régime d'accrochage	82
Tableau 1 – Caractéristiques définissant la réception	25
Tableau 2 – Caractéristiques définissant la réception pour les essais d'endurance et de fiabilité	65

Tableau 3 – Essais de type et essais individuels de série minimaux pour les transistors bipolaires à grille isolée, si applicables 69

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS –

Partie 9: Dispositifs discrets – Transistors bipolaires à grille isolée (IGBT)

AVANT-PROPOS

- 1) La Commission Électrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 60747-9 a été établie par le sous-comité 47E: Dispositifs discrets à semiconducteurs, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.

Cette troisième édition annule et remplace la deuxième édition parue en 2007. Cette édition constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) ajout de transistor bipolaire à grille isolée bloqué en inverse et du contenu technique associé;
- b) ajout de transistor bipolaire à grille isolée passant en inverse et du contenu technique associé;
- c) modification, combinaison ou suppression de certaines parties de l'édition précédente.

Le texte de cette Norme internationale est issu des documents suivants:

FDIS	Rapport de vote
47E/XX/FDIS	47E/XX/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette Norme internationale.

Ce document a été rédigé selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 60747, publiées sous le titre général, *Dispositifs à semiconducteurs*, est disponible sur le site web de l'IEC.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "http://webstore.iec.ch" dans les données relatives au document recherché. À cette date, le document sera

- reconduit,
- supprimé,
- remplacé par une édition révisée, ou
- amendé.

DISPOSITIFS À SEMICONDUCTEURS –

Partie 9: Dispositifs discrets – Transistors bipolaires à grille isolée (IGBT)

1 Domaine d'application

La présente partie de l'IEC 60747 spécifie la terminologie, les symboles littéraux, les valeurs assignées et caractéristiques essentielles, la vérification des valeurs assignées ainsi que les méthodes de mesure pour les transistors bipolaires à grille isolée (IGBT, *insulated-gate bipolar transistors*).

2 Références normatives

Les documents suivants cités dans le texte constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60747-1:2006, *Dispositifs à semiconducteurs – Partie 1: Généralités*
IEC 60747-1:2006/AMD1:2010

IEC 61340 (toutes les parties), *Électrostatique*